



Majelis Guru Besar
Institut Teknologi Bandung



Majelis Guru Besar
Institut Teknologi Bandung

Pidato Ilmiah Guru Besar
Institut Teknologi Bandung

Profesor Khairurrijal

**MATERIAL DAN DEVAIS MOS:
KEADAAN KINI DAN PERSPEKTIF
MASA DEPAN**

27 Mei 2011
Balai Pertemuan Ilmiah ITB

Hak cipta ada pada penulis

**Pidato Ilmiah Guru Besar
Institut Teknologi Bandung**

27 Mei 2011

Profesor Khairurrijal

**MATERIAL DAN DEVAIS MOS:
KEADAAN KINI DAN PERSPEKTIF
MASA DEPAN**



**Majelis Guru Besar
Institut Teknologi Bandung**

Judul: MATERIAL DAN DEVAIS MOS:
KEADAAN KINI DAN PERSPEKTIF MASA DEPAN
Disampaikan pada sidang terbuka Majelis Guru Besar ITB,
tanggal 27 Mei 2011.

KATA PENGANTAR

Dengan nama Allah yang Maha Pengasih lagi Maha Penyayang, naskah pidato ilmiah ini mulai ditulis. Segala puji bagiNya Tuhan semesta alam penulis panjatkan atas rahmat yang telah dilimpahkanNya sehingga naskah ini dapat diselesaikan. Selanjutnya penulis mengucapkan terima kasih yang sebesar-besarnya kepada Majelis Guru Besar Institut Teknologi Bandung atas kesempatan yang diberikan untuk menyampaikan pidato ilmiah pada hari ini, Jum'at tanggal 27 Mei 2011.

Sesuai dengan bidang ilmu yang penulis tekuni, pidato ilmiah yang berjudul "**Material dan Devais MOS: Keadaan Kini dan Perspektif Masa Depan**" akan membahas perkembangan dan peran material dan devais MOS (metal-oksida-semikonduktor) dalam era teknologi informasi. Dalam pidato ini akan disampaikan kontribusi penulis dalam penelitian material dan devais MOS.

Dalam konteks ke-Indonesia-an, penulis tidak dapat berlepas diri dua darma lainnya dari Tri Darma Perguruan Tinggi, yaitu pendidikan/pembelajaran dan pengabdian kepada masyarakat. Penulis juga akan menyampaikan kontribusi di dua darma tersebut yang telah menembus jurnal internasional. Capaian-capaiannya ini diharapkan akan mendorong sivitas akademika lainnya untuk melakukan kegiatan-kegiatan di seluruh darma dari Tri Darma tersebut dengan luaran tambahan yaitu publikasi di

Hak Cipta dilindungi undang-undang.

Dilarang memperbanyak sebagian atau seluruh isi buku ini dalam bentuk apapun, baik secara elektronik maupun mekanik, termasuk memfotokopi, merekam atau dengan menggunakan sistem penyimpanan lainnya, tanpa izin tertulis dari Penulis.

UNDANG-UNDANG NOMOR 19 TAHUN 2002 TENTANG HAK CIPTA

1. Barang siapa dengan sengaja dan tanpa hak mengumumkan atau memperbanyak suatu ciptaan atau memberi izin untuk itu, dipidana dengan pidana penjara paling lama 7 (tujuh tahun) dan/atau denda paling banyak Rp 5.000.000.000,00 (lima miliar rupiah).
2. Barang siapa dengan sengaja menyiarkan, memamerkan, mengedarkan, atau menjual kepada umum suatu ciptaan atau barang hasil pelanggaran Hak Cipta atau Hak Terkait sebagaimana dimaksud pada ayat (1), dipidana dengan pidana penjara paling lama 5 (lima) tahun dan/atau denda paling banyak Rp 500.000.000,00 (lima ratus juta rupiah).

Hak Cipta ada pada penulis
Data katalog dalam terbitan

Khairurrijal

MATERIAL DAN DEVAIS MOS:
KEADAAN KINI DAN PERSPEKTIF MASA DEPAN
Disunting oleh Khairurrijal

Bandung: Majelis Guru Besar ITB, 2011
vi+78 h., 17,5 x 25 cm
ISBN 978-602-8468-36-7
1. Teknologi 1. Khairurrijal

jurnal internasional. Akhirnya, seluruh kegiatan tersebut akan menjadikan Institut Teknologi Bandung sebagai universitas kelas dunia yang berkebangsaan.

Penulis berharap pidato ini dapat memberikan gambaran dan menjadi pendorong pengembangan bidang yang penulis tekuni. Semoga apa yang telah penulis lakukan dalam ketiga darma tersebut dapat memberikan kontribusi kepada masyarakat.

Bandung, 27 Mei 2011

Khairurrijal

DAFTAR ISI

KATA PENGANTAR	iii
DAFTAR ISI	v
1. PENDAHULUAN	1
1.1. Fase Awal Perkembangan Transistor MOS	2
1.2. Hukum Moore sebagai Pendorong Miniaturisasi	4
1.3. Tanggung Jawab Tri Darma	7
2. MINIATURISASI TRANSISTOR	8
2.1. Teori Skala Baccarani	8
2.2. Arus Terobosan melalui Oksida Gerbang SiO ₂	12
2.3. Sintesis Dielektrik K Tinggi Pengganti SiO ₂	18
2.4. Arus Terobosan melalui Dielektrik K Tinggi	20
3. SISTEM KARAKTERISASI ARUS BOCOR	24
3.1 Keterbatasan sebagai Pemicu Kreativitas dan Inovasi	24
3.2. I-V Meter <i>Made in ITB</i> untuk Kemandirian	25
3.3. Modul Praktikum untuk Pencerdasan	30
4. PERSPEKTIF MASA DEPAN TRANSISTOR NANOMOS	34
4.1 Rekayasa Geometri Kanal Transistor nanoMOS	34
4.2 Rekayasa Material Kanal Transistor nanoMOS	40
5. UCAPAN TERIMA KASIH	47
DAFTAR PUSTAKA	49
CURRICULUM VITAE	63

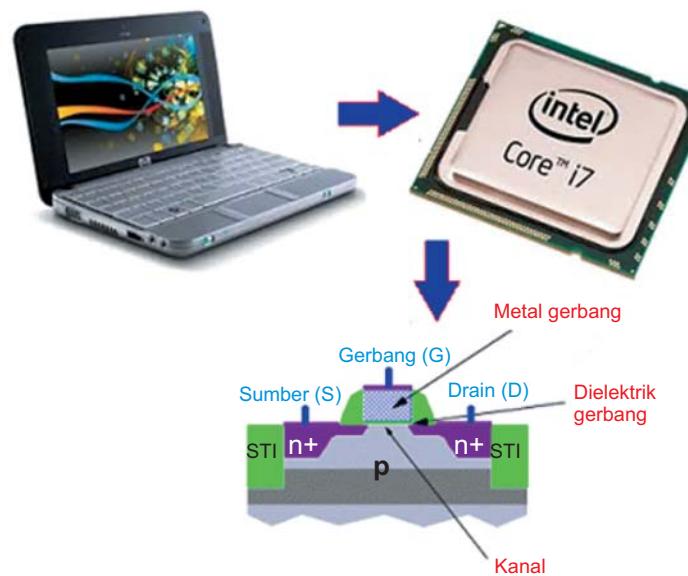
MATERIAL DAN DEVAIS MOS: KEADAAN KINI DAN PERSPEKTIF MASA DEPAN

1. PENDAHULUAN

Hampir tidak ada produk elektronik yang ada di sekitar kita bebas dari mikroprosesor dan memori. Mulai dari telepon genggam, kendaraan bermotor, *microwave oven*, lemari es, penanak nasi, bahkan mainan anak-anak sekalipun, semuanya mengandung mikroprosesor dan memori. Untuk pemenuhan keperluan industri komputer global, pendapatan dari pengapalan mikroprosesor tersebut setiap tahun terus tumbuh. Selama tahun 2010, pendapatan tersebut telah menjadi 36,3 miliar dolar dengan pembagian 80,7% Intel, 19% AMD, dan 0,3% Via Technologies [Eweek Europe, 2011]. Bahkan, menurut perusahaan riset pasar International Data Corp. (IDC), diperkirakan pendapatan tahun 2011 akan meningkat menjadi 43 miliar dolar [EE Times, 2011].

Seperti diperlihatkan di dalam Gambar 1, sebuah komputer berisi sebuah mikroprosesor. Di dalam mikroprosesor tersebut terdapat rangkaian terpadu atau *integrated circuit* (IC). Devais aktif utama yang ada di dalam rangkaian terpadu tersebut adalah *metal-oxide-semiconductor field-effect transistor* (MOSFET), atau dikenal sebagai transistor MOS, yang bekerja sebagai sebuah saklar kecil. Digit biner (*binary digit* = bit) 0 dan 1 diwakili oleh transistor MOS dalam keadaan *off* atau *on*.

1.1. Fase Awal Perkembangan Transistor MOS



Gambar 1: Komputer berisi sebuah mikroprosesor yang di dalamnya terdiri dari banyak sekali transistor MOS.

Sejak penemuan IC oleh Jack Kilby dari Texas Instrument dan Robert Noyce dari Fairchild serta MOSFET berbasis silikon oleh Kahng dan Atalla dari Bell Labs. dalam waktu hampir bersamaan di awal 1960an, industri IC silikon bahkan terus tumbuh pesat. Lima tahun kemudian, di tahun 1965, Gordon Moore, saat itu Direktur Riset dan Pengembangan di Fairchild Semiconductor, menulis sebuah makalah berjudul "*Cramming more components onto integrated circuits*" di Electronics Magazine [Moore, 1965]. Dari pengalamannya dan kemampuan industri membuat devais mikroelektronika, dia mengamati bahwa daya pemrosesan (jumlah

transistor dan kecepatan) per IC komputer berlipat dua setiap 24 bulan. Pengamatan ini kemudian dikenal sebagai hukum Moore.

Di tahun 1966, Robert Dennard dari IBM mendapatkan ide bahwa sebuah bit dapat disimpan dengan pengisian (*charging*) atau pengosongan (*discharging*) sebuah kapasitor dan sebuah transistor MOS dapat digunakan untuk mengontrol proses tersebut. Sel ini kemudian dikenal sebagai *dynamic random access memory* (DRAM). Baru pada tahun 1970 DRAM 1 kbit dikomersialisasikan dengan nama i1103. Setahun berikutnya, tahun 1971, mikroprosesor 4 bit pertama (dikenal sebagai 4004, yang terdiri atas 2300 transistor dan clock 108 kHz) diproduksi atas kerjasama perusahaan kalkulator Jepang Busicom sebagai penyedia aplikasi dan Intel sebagai pembuat IC.

Di tahun 1970, IBM sedang mencari sebuah teknologi untuk menurunkan harga DRAM hingga 0,001 sen/bit agar kompetitif dibanding cakram magnetik. Robert Dennard, penemu sel DRAM, mendapati bahwa ukuran sel DRAM tersebut harus direduksi signifikan untuk memenuhi target harga tersebut. Kemudian, diputuskan untuk mereduksi teknologi 5 mikrometer yang ada menjadi 1 mikrometer. Teori skala berbasis medan listrik konstan diturunkan beserta batasan-batasannya. Dari teori skala tersebut didapatkan bahwa miniaturisasi transistor MOS menyebabkan karakteristik-karakteristik lain transistor MOS menjadi lebih baik.

Devais selanjutnya dibuat dengan kaidah desain 1 mikrometer

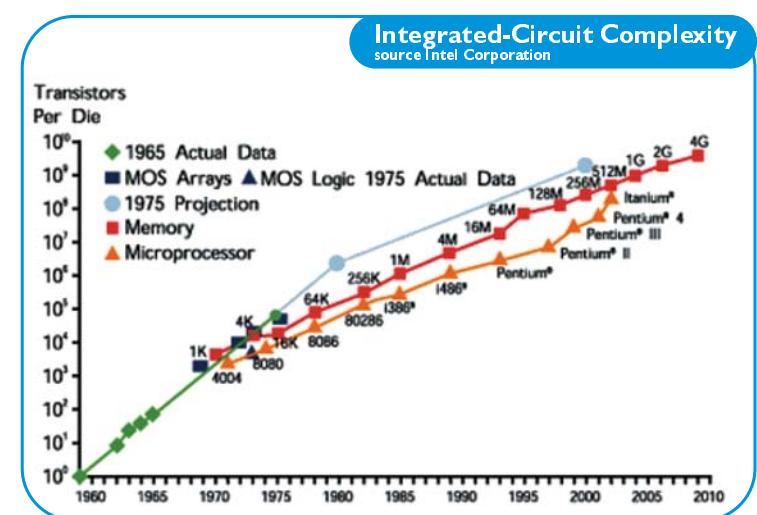
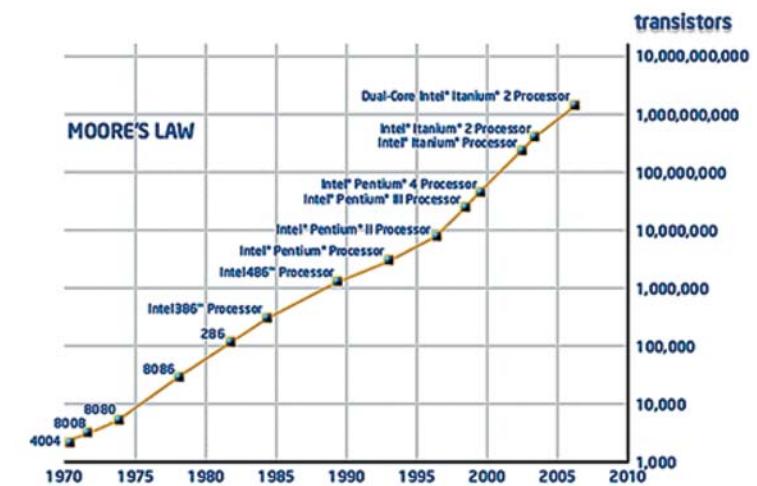
tersebut dan makalahnya disajikan di pertemuan tahunan International Electron Devices Meeting (IEDM) pada tahun 1972. Pekerjaan berlanjut untuk penyempurnaan dan pada tahun 1974, di IEDM, Robert Dennard, dkk. menyajikan makalah yang terkenal tentang pencuitan dimensi transistor MOS berjudul "*Design of Ion-Implanted MOSFET's with Very Small Physical Dimensions*" [Dennard, dkk., 1974].

1.2. Hukum Moore sebagai Pendorong Miniaturisasi

Sejak dirilis ke publik pada tahun 1965, hukum Moore kemudian menjadi panduan bagi industri semikonduktor. Pada awalnya, hukum ini menyatakan bahwa jumlah transistor per IC berlipat dua setiap 24 bulan. Berdasarkan evaluasi atas capaian industri semikonduktor pada tahun-tahun berikutnya, hukum Moore kemudian direvisi menjadi jumlah transistor berlipat dua setiap 18 bulan. Hukum ini tetap berlaku hingga sekarang serta tetap menjadi panduan bagi industri semikonduktor (Gambar 2).

Untuk miniaturisasi transistor MOS hingga panjang kanal 1 mikrometer, teori skala medan konstan dari Robert Dennard, dkk. tidak mampu diterapkan. Kemudian, di tahun 1984, G. Baccarani, dkk. juga dari IBM memodifikasi teori skala medan konstan tersebut menjadi hukum skala umum yang mengizinkan pencuitan dimensi fisis dengan faktor λ dan reduksi tegangan panjar dengan faktor κ untuk transistor MOS submikrometer. Teori skala umum tersebut sukses membuat transistor

MOS dengan panjang kanal 0,25 mikrometer dari panjang kanal 1 mikrometer dengan $\lambda \approx 5$ dan $\kappa \approx 2,5$. Akhirnya, dengan teori skala umum tersebut, teknologi IC MOS menjadi *high-end – high speed technology* menggeser supremasi IC bipolar sebelum awal tahun 1990an.



Gambar 2: Hukum Moore yang menjadi panduan perkembangan mikroprosesor dan memori [Uni Kiel, 2011].

Proses miniaturisasi IC MOS silikon di dalam mikroprosesor untuk pemrosesan data maupun fungsi memori terus berlanjut. Konsorsium beberapa asosiasi industri semikonduktor dunia yaitu European Semiconductor Industry Association (ESIA), Japan Electronics and Information Technology Industries Association (JEITA), Korean Semiconductor Industry Association (KSIA), Semiconductor Industry Association (SIA), Taiwan Semiconductor Industry Association (TSIA) telah membuat sebuah peta jalan teknologi transistor MOS silikon [ITRS, 2009]. Peta jalan ini mengidentifikasi jalan-jalan yang mungkin dari evolusi mikroelektronika berbasis transistor MOS silikon tersebut sehingga transistor tersebut berukuran semakin kecil, semakin cepat, dan semakin rendah dayanya.

Dengan dimensi transistor MOS yang lebih kecil, jumlah transistor yang ada pada chip tunggal silikon menjadi lebih banyak tanpa memengaruhi harga pembuatan chip tersebut sehingga harga per transistornya lebih murah. Lebih lanjut, pencutan dimensi transistor MOS silikon tersebut menyebabkan waktu penyaklaran (*switching time*) intrinsik transistor MOS berkurang secara linear karena waktu tunda intrinsik hampir sama dengan panjang kanal dibagi laju pembawa muatan sehingga laju keluaran (keluaran per satuan waktu) fungsional IC meningkat karena lajunya meningkat. Keuntungan lainnya adalah reduksi konsumsi daya karena ukuran transistor mengecil. Reduksi konsumsi daya tersebut selain sangat bermanfaat untuk memperpanjang umur baterai bagi sistem portabel/mobil namun juga untuk meningkat-

kan kehandalan sistem dengan kinerja tinggi.

Hukum Moore telah 45 tahun mendorong industri semikonduktor untuk menghasilkan mikroprosesor berkinerja semakin tinggi dan berharga semakin murah dengan cara mereduksi ukuran transistor MOS submikrometer masuk ke panjang kanal di bawah 100 nanometer, yang dikenal dengan sebutan transistor nanoMOS. Pelanjutan hukum Moore mempersyaratkan inovasi-inovasi tidak hanya dalam dimensi dan skala tetapi juga melalui material dan struktur IC.

1.3. Tanggung Jawab Tri Darma

Dalam konteks ke-Indonesia-an kini, kita tidak dapat hanya memfokuskan pada darma penelitian. Dalam kasus penulis sekarang adalah miniaturisasi transistor MOS. Untuk memajukan penelitian tersebut, penulis harus juga melakukan kegiatan di darma pengabdian kepada masyarakat dalam hal ini memberikan solusi atas permasalahan/kendala sistem karakterisasi yang sangat diperlukan oleh para mantan mahasiswa pascasarjana di Program Pascasarjana Fisika, FMIPA ITB, yang telah kembali ke perguruan tinggi asalnya. Tidak hanya itu, darma pendidikan/pembelajaran harus juga dilaksanakan karena keterbatasan kit/modul pembelajaran laboratorium yang tersedia untuk memperkuat penjelasan di dalam kelas. Keterbatasan-keterbatasan tersebut telah menjadi pemicu untuk menghasilkan solusi-solusi kreatif dan inovatif yang kiranya sangat bermanfaat.

2. MINIATURISASI TRANSISTOR MOS

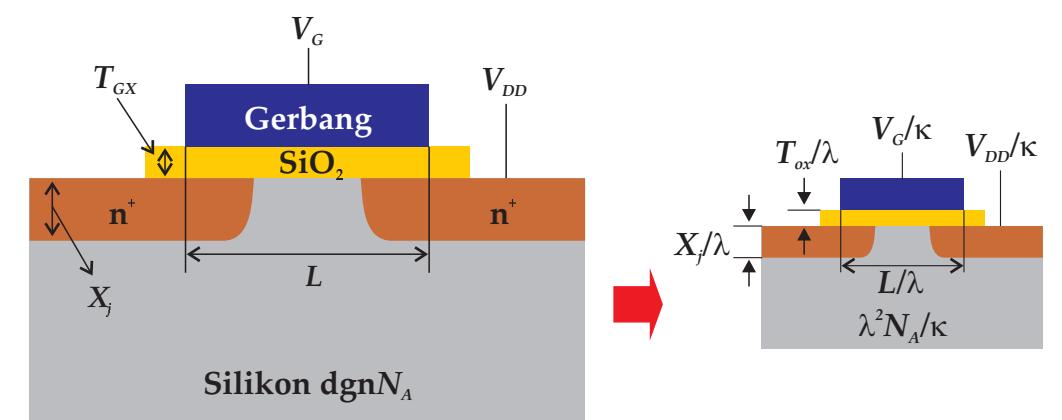
2.1. Teori Skala Baccarani

Di bawah teori skala umum dari Baccarani yang diberikan di dalam Tabel 1 [Baccarani, dkk., 1984] dan Gambar 3, seluruh dimensi transistor MOS terus menyusut termasuk panjang kanal (*channel length*), tebal oksida gerbang (*gate oxide thickness*), kedalaman sambungan (*junction depth*), lebar kanal (*channel width*), serta spasi isolasi (*isolation spacing*) [Davari, dkk., 1995; Frank, dkk., 2001; Frank & Taur, 2002; Taur, dkk., 1997; Wind, dkk., 1996; Wong, dkk., 1999].

Tabel 1. Faktor skala dengan parameter penting transistor MOS untuk hukum skala medan konstan (Dennard, dkk.), umum (Baccarani, dkk.), dan tegangan konstan [Hori, 1997].

Parameter	Ekspresi	Hukum Skala		
		E konstan	Umum	V konstan
Deviasi	Dimensi	W, L, t_{ox}, x_j		$1/\lambda$
	Tegangan	V_{DD}, V_T	$1/\lambda$	$\xleftarrow{K=1} 1/\kappa \xrightarrow{K=1} 1$
	Medan Listrik	E, E_{\parallel}	1	λ/κ
	Rapat Dadah	N_B	λ	λ^2/κ
	Kapasitansi	$C_G = A\varepsilon_i/d$	$1/\lambda$	$1/\lambda$
	Arus	I_D	$1/\lambda$	λ/κ^2
	Waktu Tunda Gerbang	$t_{pd} = C_G V_{DD}/I_D$	$1/\lambda$	κ/λ^2
	Disipasi Daya	$I_D V_{DD}$	$1/\lambda^2$	$1/\lambda\kappa$
	Resistansi Jalur	$R_L = l/A_L$		λ
	Tetapan Waktu	$R_L C_L$		1
Interkoneksi	Rapat Arus	I_D/A_L	λ	λ^3/κ^2
				λ^3

Di sisi lain, dalam praktek melakukan skala rangkaian, persyaratan kompatibilitas antarmuka rangkaian dengan logika yang telah ada sebelumnya (misal tegangan 5 V untuk TTL) cenderung menjaga tegangan panjar konstan. Hukum skala ini disebut skala tegangan konstan, yang diperoleh dengan membuat $\kappa=1$ seperti ditunjukkan dalam Tabel 1.



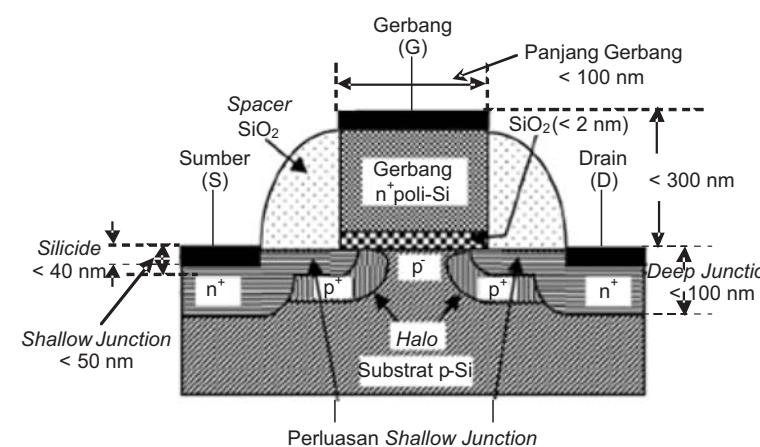
Gambar 3. Miniaturisasi transistor MOS dengan skala penciutan λ dan reduksi tegangan κ . Tegangan di gerbang dan drain adalah V_G dan V_{DD} , secara berurutan. Ketebalan oksida adalah T_{ox} , panjang gerbang L , dan kedalaman sambungan x_j .

Ketika pertama kali diterapkan, teori skala umum tersebut sukses mewujudkan transistor MOS submikrometer dengan panjang kanal 0,25 mikrometer dari kanal sebelumnya 1 mikrometer seperti diberikan dalam Tabel 2.

Tabel 2. Parameter miniaturisasi transistor MOS dari panjang kanal 1 ke 0,25 mikrometer [Baccarani, dkk., 1984]

Parameter	1- μm	0,25- μm	Faktor Skala
Panjang kanal L (μm)	1,3	0,25	5,2
Tebal oksida t_{ox} (nm)	25,0	5,0	5,0
Kedalaman sambungan x_j (μm)	0,35	0,07-0,14	5,0-5,2
Tegangan panjar V_{DD} (V)	2,5	1,0	2,5
Tegangan ambang V_T (V)	0,6	0,25	2,4

Miniaturisasi transistor MOS submikrometer tersebut terus berlangsung. Ketika panjang kanalnya telah mencapai 100 nanometer, transistor MOS masuk ke dalam rejim nanometer dan dikenal dengan sebagai transistor nanoMOS dengan penampang lintang yang ditunjukkan dalam Gambar 4. Terlihat bahwa panjang kanal, yang merupakan jarak terdekat antara daerah sumber (S) dan drain (D), lebih kecil dari panjang gerbang.



Gambar 4. Penampang lintang transistor nanoMOS.

Di sini, transistor nanoMOS kanal n difabrikasi pada wafer silikon

(100) tipe p [Caillat, dkk., 2002; Mii, dkk., 1994; Timp, dkk., 1999;]. Profil dadah (*doping*) kanalnya adalah dari tipe *retrograde* dengan dadah bawah permukaan (*subsurface*) tinggi dan dadah permukaan rendah. Dadah bawah permukaan tinggi tersebut bertujuan untuk mencegah medan listrik drain menembus ke sumber sedangkan dadah permukaan rendah tersebut untuk menjaga tegangan ambang (*threshold voltage*) rendah dan meningkatkan mobilitas elektron di dalam kanal tersebut karena menurunkan hamburan ketakmurnian. [Jacobs & Antoniadis, 1995; Ma & Brews, 2000; Yu, dkk., 1997]. Arsen digunakan sebagai dopan karena ia memiliki kelarutan tinggi dan koefisien difusi rendah. Silisida (*silicide*) metal refraktori seperti TiSi₂, TaSi₂, WSi₂, PtSi, dan seterusnya, digunakan untuk menurunkan resistansi daerah sumber atau drain [Varaharamyan & Verret, 1996].

Miniaturisasi tersebut mengarah ke beberapa batasan dan isu teknologi transistor nanoMOS berikut ini: [Baccarani, dkk., 1984; Dennard, dkk., 1974; Hori, 1997; El-Mansy, 1982; Taur, dkk., 1997]

a) Efek kanal pendek

Efek kanal pendek adalah penurunan tegangan ambang (*threshold voltage*) di transistor MOS kanal pendek karena *sharing* muatan elektrostatik dua dimensi antara daerah gerbang dan sumber-drain. Untuk menghindari efek kanal pendek, tebal oksida gerbang dan lebar deplesi yang dikontrol gerbang di dalam substrat Si harus direduksi sebanding dengan panjang kanal.

b) Efek tebal lapisan inversi berhingga

Akibat reduksi tebal oksida gerbang hingga 10 nanometer atau kurang, maka kapasitansi gerbang total lebih kecil dari kapasitansi oksidanya karena nilai kapasitansi oksida hampir sama dengan nilai kapasitansi lapisan inversi. Ini berakibat lebih lanjut pada penurunan transkonduktansi transistor MOS.

c) Kinerja terbatas di bawah medan listrik tinggi

Karena tegangan panjar transistor MOS tidak diskala sebanding dengan panjang kanalnya, kuat medan listrik menjadi semakin tinggi dengan pengecilan devais. Efek medan listrik tinggi di dalam substrat Si meliputi efek kuantum atas tegangan ambang (*threshold voltage*), efek terobosan pita ke pita (*band to band tunneling*) yang menyebabkan arus bocor drain yang diinduksi gerbang (*gate-induced drain leakage current*), degradasi mobilitas, dan pembangkitan pembawa berenergi tinggi (*hot carrier*).

d) Reliabilitas oksida gerbang.

2.2. Arus Terobosan melalui Oksida Gerbang SiO_2

Silikon dioksida (SiO_2) adalah pasangan yang sangat tepat untuk silikon (Si). Karena keidealannya pasangan tersebut, transistor MOS ditemukan oleh Kahng dan Atalla lebih dari 50 tahun yang lalu dan saat ini hampir tidak ada sisi kehidupan kita yang tidak dipenetrasi olehnya saat kita bersentuhan dengan teknologi.

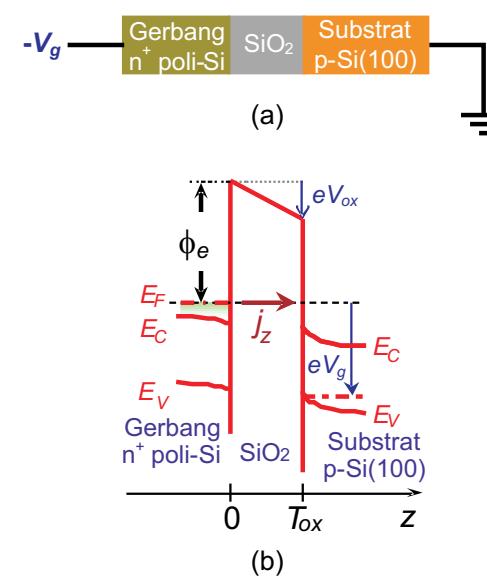
Miniaturisasi lebih lanjut transistor nanoMOS mengakibatkan tebal oksida gerbang SiO_2 juga semakin tereduksi. Karena transistor nanoMOS berfungsi sebagai saklar *on-off* sangat penting untuk mengetahui arus bocor yang melalui oksida gerbang SiO_2 ketika gerbang (G) tetap diberi panjar sedangkan transistor nanoMOS dalam keadaan *off* (beda potensial antara drain (D) dan sumber (S) sama dengan nol). Arus bocor ini sering juga disebut arus *stand-by* dan akan menghasilkan daya disipasi dalam bentuk panas pada transistor nanoMOS tersebut.

Kondisi transistor nanoMOS dalam keadaan *off* namun gerbang (G) tetap diberi panjar dapat direpresentasikan oleh sebuah kapasitor nanoMOS yang ditunjukkan dalam Gambar 5(a). Layaknya sebuah kapasitor, elektroda M diberikan oleh gerbang yang terbuat dari polikristal Si tipe n dengan dadah tinggi (n^+ poli-Si), elektroda S diwakili oleh substrat Si tipe p (p-Si) berorientasi (100), dan sebuah dielektrik SiO_2 .

Dalam representasi diagram pita energi sebagai fungsi ketebalan, kapasitor nanoMOS yang diberi panjar negatif ($-V_g$) pada gerbang tersebut menjadi Gambar 5(b). Lambang E_C , E_V , dan E_F adalah tepi pita konduksi, tepi pita valensi, dan energi Fermi dari material terkait, secara berurutan. Lapisan SiO_2 dengan ketebalan T_{ox} menjadi potensial penghalang dengan ketinggian ϕ_e bagi elektron-elektron yang berada di gerbang. Adanya tegangan panjar $-V_g$ tersebut membuat potensial penghalang tersebut membungkuk sebesar eV_{ox} .

Arus elektron, dengan rapat arus j_z , kemudian mengalir dari gerbang

melalui oksida gerbang SiO_2 dan tiba di substrat Si karena terobosan (*tunneling*) kuantum. Bila tegangan panjar $-V_g$ sehingga eV_{ox} masih di atas E_F , maka terobosan kuantum tersebut dinamakan terobosan langsung (*direct tunneling*). Dengan pemberian tegangan panjar yang berlebih, maka eV_{ox} menjadi di bawah E_F dan terbosannya disebut sebagai terobosan Fowler-Nordheim (*Fowler-Nordheim tunneling*).

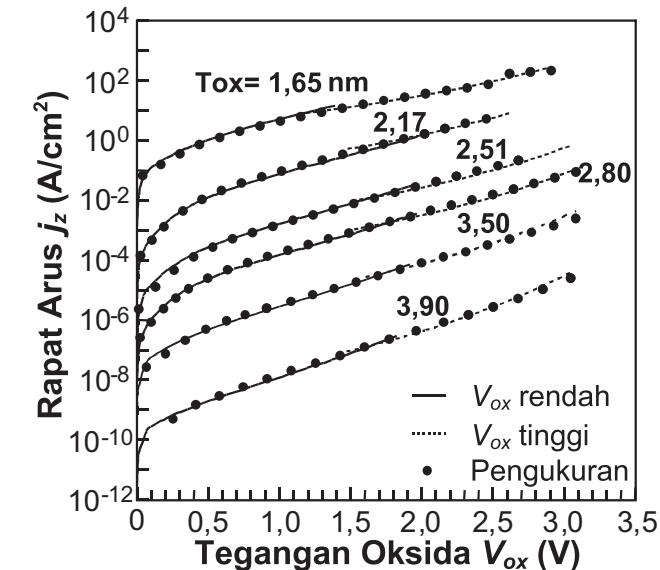


Gambar 5. Kapasitor nanoMOS. (a) tegangan panjar V_g negatif yang diterapkan kepada gerbang n⁺ poli-Si, (b) diagram pita energi akibat tegangan V_g .

Beberapa model arus terobosan telah dikembangkan sebelumnya. Namun tidak satupun yang cukup baik menjelaskan arus bocor terukur yang melalui lapisan oksida gerbang SiO_2 . Atas dasar itu, sebuah model arus terobosan kuantum kemudian dibuat dengan menerapkan

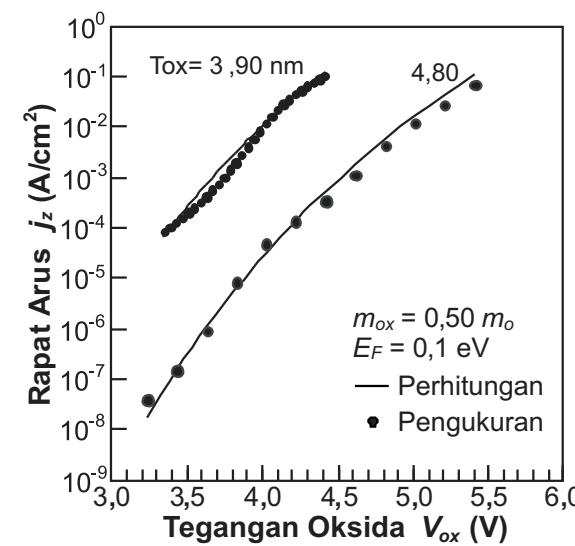
pendekatan Harrison-Bardeen [Harrison, 1961; Bardeen, 1961] dan tanpa memperhatikan hukum kekekalan momentum [Weinberg, 1982]. Transmitansi elektron melalui oksida gerbang SiO_2 diperoleh dan rapat arus terobosan kuantum kemudian dihitung [Khairurrijal, dkk., 2000a; Khairurrijal, dkk., 2000b].

Hasil komputasi berdasarkan model tersebut diberikan dalam Gambar 6 dan Gambar 7. Ditunjukkan di dalam Gambar 6 bahwa rapat arus terobosan langsung (*direct tunneling*) yang diperoleh dari hasil komputasi sangat cocok dengan rapat arus yang diukur untuk lapisan oksida gerbang SiO_2 dengan ketebalan antara 3,90 hingga 1,65 nanometer.



Gambar 6. Rapat arus terobosan langsung sebagai fungsi tegangan oksida. Hasil perhitungan cocok dengan data pengukuran untuk tebal oksida gerbang SiO_2 1,65-3,90 nanometer [Khairurrijal, dkk., 2000a].

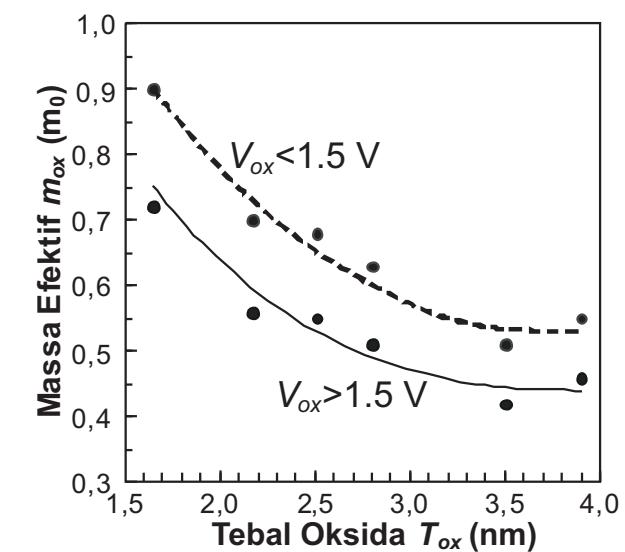
Rapat arus terobosan Fowler-Nordheim (*Fowler-Nordheim tunneling*) yang didapat dari hasil komputasi juga sangat cocok dengan rapat arus yang diukur untuk SiO_2 dengan ketebalan 3,90 nanometer atau yang lebih tebal seperti diperlihatkan dalam Gambar 7. Perilaku osilasi kecil di arus terobosan sebagai karakteristik dari terobosan Fowler-Nordheim tidak dapat dicocokkan dengan baik karena interferensi gelombang datang dari lapisan oksida gerbang dan gelombang pantul oleh antarmuka SiO_2/Si tidak diperhitungkan di dalam model tersebut.



Gambar 7. Rapat arus terobosan Fowler-Nordheim (*Fowler-Nordheim tunneling*) sebagai fungsi tegangan oksida. Hasil perhitungan cocok dengan data pengukuran untuk oksida gerbang SiO_2 dengan ketebalan 3,90 dan 4,80 nm [Khairurrijal, dkk., 2000b].

Hasil sangat penting lainnya adalah bahwa massa efektif elektron di oksida gerbang SiO_2 bertambah dengan penurunan ketebalan oksida

gerbang tersebut seperti diberikan dalam Gambar 8. Ini mungkin disebabkan reduksi sudut ikatan Si-O-Si di dalam lapisan teregang kompresif (*compressively strained layer*) di dekat antarmuka SiO_2/Si . Untuk oksida gerbang SiO_2 lebih tebal dari 3,90 nanometer, massa efektif elektronnya konstan sebesar $0,5 m_0$, dengan m_0 adalah massa elektron bebas.



Gambar 8. Massa efektif elektron di lapisan oksida gerbang SiO_2 sebagai fungsi ketebalan oksida gerbang tersebut [Khairurrijal, dkk., 2000a].

Efek terobosan kuantum seperti waktu terobosan serta dinamika paket gelombang elektron melalui potensial penghalang oksida gerbang SiO_2 juga telah dikaji [Khairurrijal, dkk., 2005; Hamida, dkk., 2006; Noor, dkk., 2007; Noor, dkk., 2010a].

2.3. Sintesis Dielektrik K-Tinggi Pengganti SiO₂

Sayangnya, miniaturisasi transistor nanoMOS, yang berarti reduksi ketebalan oksida gerbang SiO₂, meningkatkan arus bocor secara eksponensial dan karena itu menaikkan daya disipasi keadaan *off* dari transistor tersebut. Berdasarkan arus bocor yang diperkenankan agar daya disipasi tidak berlebihan dan kehandalan (*reliability*) oksida gerbang SiO₂, ketebalan fisis oksida gerbang SiO₂ terbatas hingga sekira 0,7 nanometer (sekira 4-5 lapis atom) dan tidak dapat dibuat lebih tipis lagi [Muller, *dkk.*, 1999; Schulz, *dkk.*, 1999]. Karena itu, oksida gerbang SiO₂ harus diganti dengan oksida gerbang lain yang setara agar miniaturisasi dapat terus berlanjut.

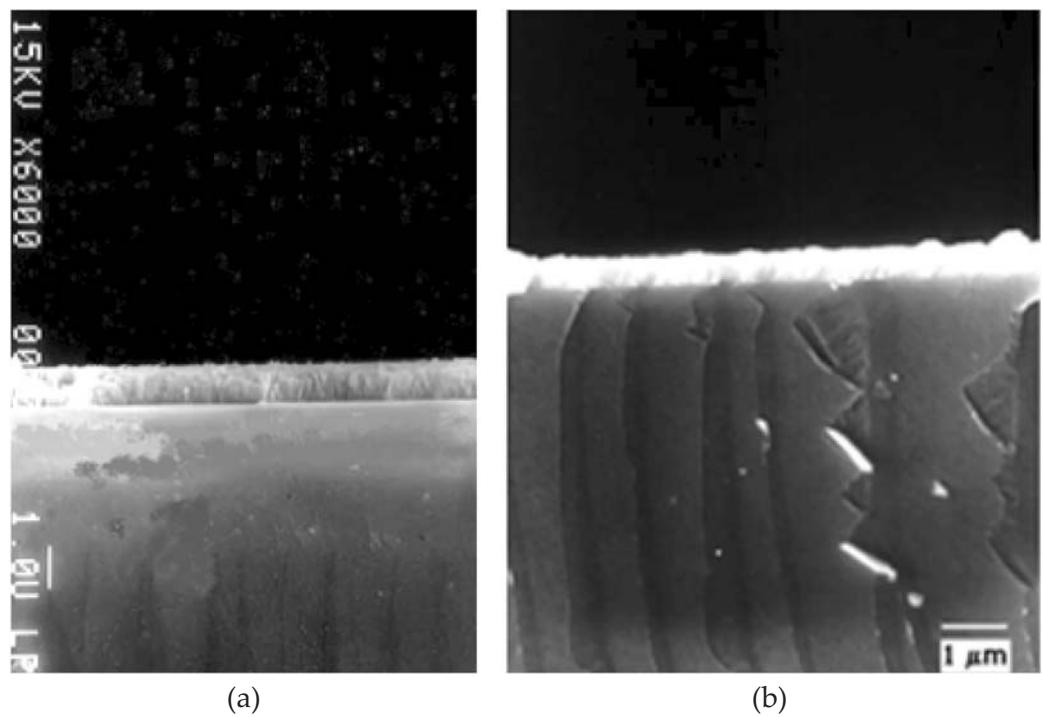
Kapasitansi diberikan oleh $C = \epsilon_0 KA/T$. Di sini, ϵ_0 adalah permitivitas vakum, K adalah tetapan dielektrik, A adalah luas permukaan, dan T adalah ketebalan. Penggantian oksida gerbang SiO₂ dengan dielektrik alternatif mempersyaratkan waktu tunda RC harus tetap sehingga kapasitansi harus juga tetap. Jadi, $C_{SiO_2} = C_{alt}$, dengan subskrip SiO₂ dan *alt* adalah untuk oksida gerbang SiO₂ dan oksida gerbang *K* tinggi, secara berurut, sehingga $T_{SiO_2} = (K_{SiO_2}/K_{alt})T_{alt}$. Ketebalan oksida gerbang dengan *K* tinggi, T_{alt} , tersebut disebut setara dengan ketebalan oksida gerbang SiO₂, $TSiO_2$, dan karena itu dinamakan dengan ketebalan oksida setara (*equivalent oxide thickness=EOT*) yang dapat dituliskan sebagai $EOT = (3,9/K_{alt})T_{alt}$, dengan $K_{SiO_2} = 3,9$ untuk oksida gerbang SiO₂. Akhirnya,

ketebalan fisis oksida gerbang dengan *K* tinggi, T_{alt} , yang lebih tinggi dari *EOT SiO₂* real mengakibatkan arus bocor menjadi lebih rendah.

Selain itu, oksida gerbang pengganti SiO₂ harus memiliki kestabilan termal yang tinggi, *alignment* pita energi yang baik dengan Si, dan keadaan antarmuka (*interface states*) yang rendah. Ada beberapa material dielektrik yang memenuhi persyaratan tersebut. Di sisi lain, lapisan sangat tipis SiO₂ mudah terbentuk di permukaan Si. Secara proses fabrikasi, lapisan sangat tipis (sekira 0,5-1 nanometer) SiO₂ di atas Si tak dapat dihindari. Karena itu kapasitor nanoMOS konvensional, yang merupakan *sandwich* M/SiO₂/Si, berubah menjadi kapasitor nanoMOS lanjut (*advanced nanoMOS capacitor*) berupa *sandwich* M/(dielektrik *K* tinggi/SiO₂)/Si yang lapisan oksidanya berupa tumpukan (*stack*) dielektrik *K* tinggi dan SiO₂ dan seringkali disebut singkat saja dengan tumpukan dielektrik *K* tinggi (*high K dielectric stack*).

Dibandingkan dengan fasilitas eksperimen untuk pembuatan kapasitor nanoMOS di belahan dunia lain yang maju, fasilitas yang ada di Kelompok Keahlian Fisika Material Nano dan Elektronik, FMIPA ITB, masih sangat jauh dari memadai. Meskipun demikian, sintesis lapisan tipis oksida gerbang *K* tinggi di atas wafer Si membentuk kapasitor MOS biasa beserta karakterisasinya masih dapat dilakukan dengan berbagai keterbatasan. Lapisan tipis oksida gerbang dengan tetapan dielektrik tinggi seperti CeO₂ dan CeO₂ didadah Nd telah diperoleh dengan menggunakan teknik *sputtering* dan *pulsed-laser ablation deposition* (PLAD)

[Khairurrijal, dkk., 2004; Nurhasanah, dkk., 2005; Nurhasanah, dkk., 2006a; Nurhasanah, dkk., 2006b] dan dikarakterisasi struktur mikroskopik, kristalinitas, dan sifat listriknya. Begitu juga dengan lapisan tipis oksida gerbang SrTiO_3 dan SrTiO_3 didadah Mn dengan menggunakan teknik PLAD [Darsikin, dkk., 2004; Darsikin, dkk., 2005; Darsikin, dkk., 2006].



Gambar 9. Citra SEM dari (a) Lapisan tipis CeO_2 dan (b) lapisan tipis SrTiO_3 di atas Si (100) yang terlihat tebal [Khairurrijal, dkk., 2004; Darsikin, dkk., 2005].

2.4. Arus Terobosan melalui Dielektrik K-Tinggi

Beberapa tahun lalu, sejumlah material dielektrik K tinggi seperti ZrO_2 , Ta_2O_5 , La_2O_3 , Al_2O_3 , HfO_2 , Y_2O_3 , TiO_2 , SrTiO_3 , Lu_2O_3 telah dikaji untuk

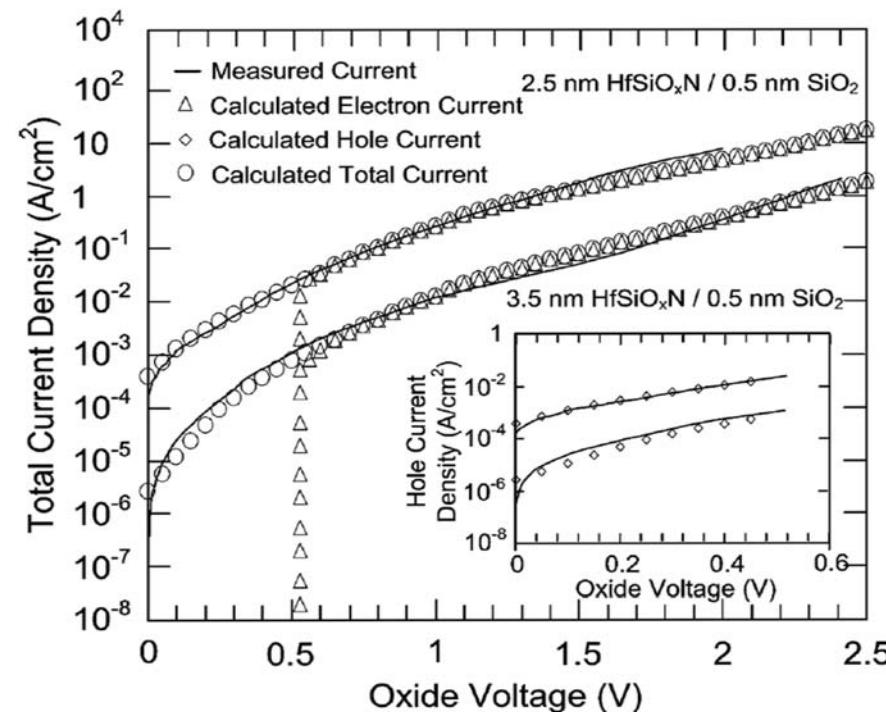
menggantikan oksida gerbang SiO_2 [Copel, dkk., 2000; Ferrari, dkk., 2007; Green, dkk., 2001; Wilk, dkk., 2001]. Oksida-oksida berbasis hafnium (Hf) menunjukkan kandidat yang potensial di antara berbagai material alternatif disebabkan sifat dielektrik dan stabilitas termal yang baik di atas Si [Gusev, dkk., 2003; Kim, dkk., 2005].

Dibandingkan dengan HfO_2 , Hf-silikat dan paduan nitridanya memiliki tetapan dielektrik K moderat sekitar 8-15, yang bergantung pada kandungan Hf, tetapi memiliki stabilitas termal lebih tinggi, karakteristik arus bocor lebih baik, ketakstabilan ambang yang terperbaiki, dan degradasi mobilitas lebih rendah [Chowdhury & Misra, 2007]. Karena alasan-alasan itulah, silikat-silikat berbasis Hf lebih diharapkan untuk menggantikan oksida gerbang SiO_2 .

Akhirnya, di tahun 2007, perusahaan Intel merilis untuk pertama kali prosesor Intel® Core™ 2 Duo yang menggunakan *technology node* (jarak antara ujung sumber dan ujung drain) 45 nm [Intel, 2011]. Transistor nanoMOS di dalam prosesor tersebut menggunakan lapisan oksida gerbang berbasis Hf dengan panjang gerbang sekira 20-30 nm.

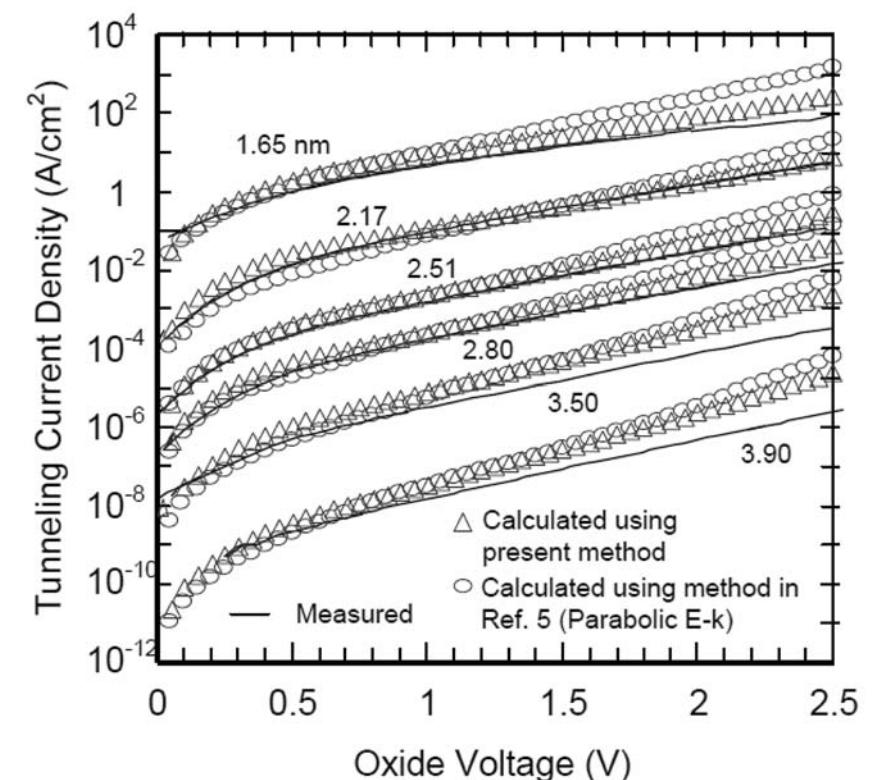
Berbasis model arus terobosan sebelumnya [Khairurrijal, dkk., 2000a; Khairurrijal, dkk., 2000b] dan juga mempertimbangkan kopling energi transversal dan longitudinal serta massa anisotropik, model arus terobosan yang lebih baik dikembangkan untuk menjelaskan arus bocor yang melalui tumpukan oksida gerbang [Khairurrijal, dkk., 2008; Khairurrijal, dkk., 2009].

Hasil komputasi berdasarkan model yang lebih baik tersebut ditunjukkan dalam Gambar 10. Didapatkan bahwa hasil komputasi sangat cocok dengan rapat arus yang diukur untuk lapisan tumpukan oksida gerbang $\text{HfSiO}_x\text{N}/\text{SiO}_2$ dengan ketebalan SiO_2 0,5 nanometer dan HfSiO_xN 2,5 dan 3,5 nanometer. Terlihat bahwa ada arus elektron terjadi ketika tegangan oksida cukup tinggi di atas 0,5 V. Hasil lain yang sangat penting adalah bahwa arus lubang (*hole*) sangat dominan ketika ketika tegangan oksida kurang dari 0,5 V.



Gambar 10. Rapat arus terobosan sebagai fungsi tegangan oksida. Hasil perhitungan cocok dengan data pengukuran untuk tumpukan oksida gerbang $\text{HfSiO}_x\text{N}/\text{SiO}_2$. Selain arus elektron, ada juga arus lubang (*hole*) pada tegangan oksida yang rendah [Noor, dkk., 2010b].

Untuk membuktikan bahwa model terakhir ini berlaku umum, model terakhir ini juga diterapkan untuk arus bocor melalui oksida gerbang SiO_2 . Ditunjukkan di dalam Gambar 11 bahwa hasil komputasi dengan menggunakan model terakhir ini lebih baik dibandingkan model yang dikembangkan terdahulu [Noor, dkk., 2010a].



Gambar 11. Rapat arus terobosan sebagai fungsi tegangan oksida untuk oksida gerbang SiO_2 dengan ketebalan 1,65-3,90 nanometer. Hasil perhitungan dengan model terakhir lebih mendekati data pengukuran [Noor, dkk., 2010a].

3. SISTEM KARAKTERISASI ARUS BOCOR

3.1. Keterbatasan sebagai Pemicu Kreativitas dan Inovasi

Penelitian tentang teknologi vakum, material, biologi hingga ruang angkasa sangat sering menggunakan elektrometer yang dapat mengukur arus sangat rendah dalam jangkauan femtoampere hingga miliampere [Acharya, 2006]. Khusus dalam penelitian material maupun devais, elektrometer digunakan untuk mengukur arus di dalam devais dua elektroda seperti dioda, kapasitor metal-insulator-metal (MIM), dan metal-semikonduktor-metal (MSM), serta devais aktif tiga elektroda transistor MOS [Chui, dkk., 2006; Evangelou, dkk., 2007].

Berapa banyak elektrometer di perguruan tinggi dan lembaga penelitian di Indonesia? Ternyata jumlahnya kurang dari jumlah jari sebelah tangan. Ketika dulu melakukan penelitian di Kelompok Keahlian Fisika Material Elektronik, FMIPA ITB, para mahasiswa pascasarjana dapat bebas menggunakan I-V Meter, yang merupakan kombinasi *Programmable Electrometer* dan *Programmable Voltage Source* dari Keithley atau Hewlett-Packard, milik ITB yang ada di FMIPA maupun di Pusat Mikroelektronika. Namun setelah pulang kembali ke perguruan tinggi asal, mereka tidak dapat lagi mengakses dengan mudah I-V Meter tersebut. Dengan hibah penelitian kompetitif saat ini, sangat sukar bagi mereka untuk memiliki I-V Meter tersebut.

Kenyataan ini analog dengan keinginan kita membangun rumah

idaman tetapi bata lebih dulu harus dibuat sendiri dari tanah liat dan papan lebih dulu harus digergaji sendiri dari gelondongan kayu. Namun demikian, keadaan ini tidak perlu disesali seumur hidup kita tetapi mari jadikan keterbatasan ini menjadi pemicu untuk mengeluarkan kreativitas dan inovasi kita sehingga lambat laun rumah idaman akan berdiri tegak. Kalau tidak di tangan kita, mudah-mudahan rumah idaman tersebut selesai di tangan generasi penerus kita.

Di sisi lain, banyak di antara kolega staf pengajar di ITB meyakini bahwa kita para staf pengajar di ITB tidak mungkin melakukan publikasi di jurnal internasional dari darma pendidikan/pembelajaran dan pengabdian kepada masyarakat. Namun kalau kita merenung lebih dalam, darma tersebut berisi kegiatan-kegiatan yang harus dilakukan. Dengan menambahkan sentuhan metodologi penelitian kepada kegiatan-kegiatan di darma tersebut, inovasi kecil bahkan penemuan yang sangat berarti dapat diperoleh dan ujungnya menghasilkan publikasi dimaksud.

3.2. I-V Meter Made in ITB untuk Kemandirian

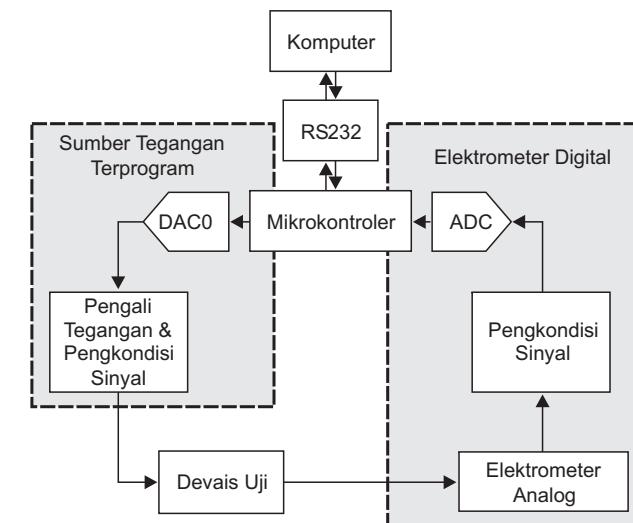
Banyak mantan mahasiswa pascasarjana dari Kelompok Keahlian Fisika Material Elektronik, FMIPA ITB yang telah kembali ke perguruan tinggi asal mereka sangat ingin memiliki I-V Meter dengan harga murah. Dengan hibah finansial dari sekelompok alumni S1 Fisika FMIPA ITB angkatan 80an, kegiatan rancang bangun I-V Meter dilakukan untuk menghasilkan prototipe I-V Meter yang baik dan murah sebagai bagian

dari darma pengabdian kepada masyarakat. Metodologi penelitian diterapkan agar mendapatkan kebaruan dalam rancang bangunnya sehingga diharapkan dapat dipublikasikan di jurnal internasional.

Karakteristik listrik suatu devais semikonduktor atau material pada umumnya dapat diketahui dari kurva arus-tegangananya [Ng, 1995]. Sebuah instrumen bernama I-V Meter digunakan untuk keperluan karakterisasi tersebut. Dari Gambar 12, cara kerja sistem I-V Meter adalah sebagai berikut. Pertama, mikrokontroler mengeluarkan bit-bit digital yang diubah menjadi tegangan DC oleh pengubah digital ke analog (DAC/*digital to analog converter*) sehingga menjadi sumber tegangan terprogram yang keluarannya diatur oleh mikrokontroler. Tegangan keluaran tersebut diterapkan kepada devais uji dan arus mengalir di dalam devais uji tersebut. Arus tersebut dibaca oleh elektrometer arus yang keluarannya berupa tegangan, diubah menjadi digital oleh ADC (*analog to digital converter*), dan kemudian diberikan ke mikrokontroler.

Dalam satu siklus ini mikrokontroler memiliki sepasang data yaitu tegangan (V) yang diberikan ke devais uji dan arus (I) yang mengalir di dalam devais uji tersebut. Siklus tersebut diulangi lagi untuk tegangan yang berbeda hingga seluruh tegangan yang diinginkan selesai. Pasangan-pasangan data (V, I) tersebut selanjutnya diolah oleh mikrokontroler dan dikirimkan ke komputer melalui protokol komunikasi serial RS232 untuk disimpan atau diperagakan di display dalam bentuk kurva I-V.

Pada umumnya arus DC yang mengalir melalui lapisan tipis material atau kapasitor MOS berkisar antara beberapa pA hingga mA untuk pemberian tegangan DC antara 0-10 V [Keithley, 1984; Khairurrijal, dkk., 2000a; Khairurrijal, dkk., 2000b] sehingga ini menjadi batasan masalah dari rancangan I-V Meter yang akan dibuat.



Gambar 12. Diagram blok sistem I-V Meter untuk menghasilkan kurva arus-tegangan dari sebuah devais uji.



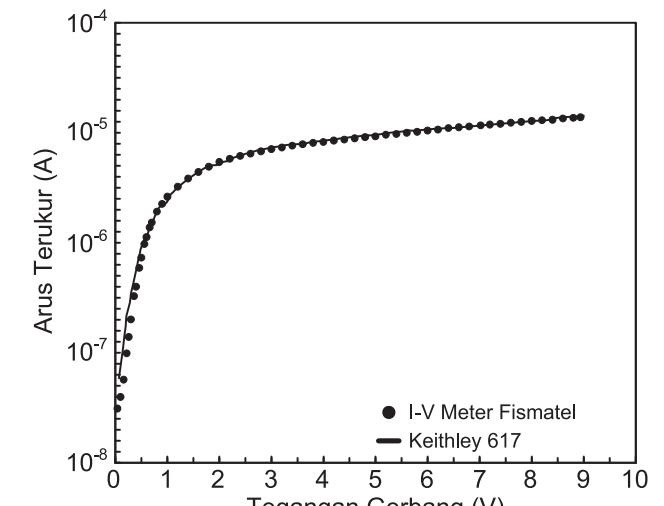
Gambar 13. Tampilan I-V Meter Made in ITB. Kurva I-V langsung ditampilkan di layar komputer.

Elektrometer digital dan sumber tegangan DC terprogram dari sistem I-V Meter *Made in ITB* tersebut dikalibrasi dengan menggunakan Kalibrator Fluke seri 5100B [Fluke, 1992]. Akhirnya, I-V Meter *Made in ITB* tersebut selesai dibangun seperti diperlihatkan dalam Gambar 13. Selanjutnya devais uji berupa dua jenis kapasitor MOS disiapkan. Kapasitor MOS pertama dibuat dari MOSFET komersial BS250 dengan elektroda drain (D) dan sumber (S) digabung ke tanah sehingga membentuk kapasitor MOS dengan 2 elektroda. Kapasitor MOS lain difabrikasi di Laboratorium Oksida, KK Fisika Material Elektronik, dengan urutan proses berikut: (a) penyiapan substrat Si, (b) deposisi material oksida stronsium titanat (SrTiO_3) pada substrat Si tersebut dengan metoda deposisi *sputtering*, dan (c) metalisasi pada oksida tersebut dengan metoda evaporasi [Darsikin, *dkk.*, 2005].

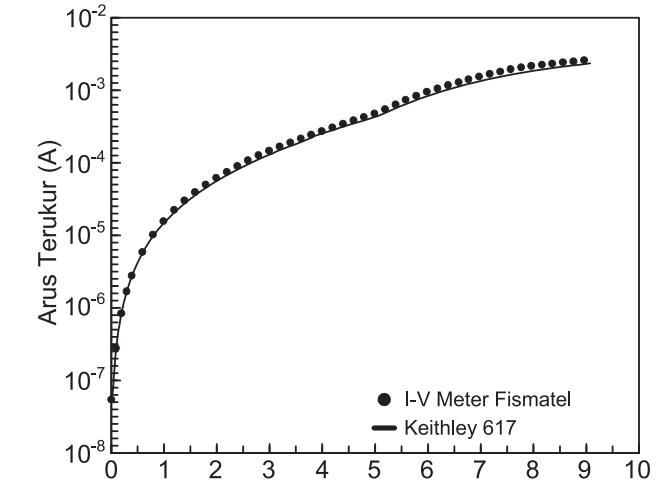
Evaluasi kinerja atas I-V Meter *Made in ITB* tersebut dilakukan dengan cara membandingkannya dengan *Programmable Electrometer* Keithley 617. Hasil pembandingan (*benchmark*) ditunjukkan oleh kurva I-V dari dua kapasitor MOS berbeda, yaitu kapasitor MOS buatan sendiri ($\text{Al}/\text{SrTiO}_3/\text{Si}$) dan kapasitor MOS dari MOSFET BS250 [Vishay, 2004]. Didapatkan bahwa kedua kurva I-V untuk kedua kapasitor MOS tersebut berhimpit sempurna seperti diberikan dalam Gambar 14, yang menyatakan bahwa kinerja I-V Meter *Made in ITB* tersebut sama dengan I-V Meter komersial *Programmable Electrometer* Keithley 617.

Akhirnya, prototipe I-V Meter murah *Made in ITB* dengan kebaruan

yang inheren di dalamnya menyebabkan deskripsi rancang bangun serta pengujian alat ukur tersebut dapat dipublikasikan di jurnal internasional [Khairurrijal, *dkk.*, 2007].



(a)



(b)

Gambar 14. Karakteristik I-V dari kapasitor MOS (a) $\text{Al}/\text{SrTiO}_3/\text{Si}$ dan (b) MOSFET BS250, yang dihasilkan oleh I-V Meter *Made in ITB* dan *Programmable Electrometer* Keithley 617 [Khairurrijal, *dkk.*, 2007].

Sekarang ini I-V Meter tersebut telah digandakan lebih dari 20 buah dan dapat dipandang sebagai usaha menjadi mandiri dan substitusi impor I-V Meter komersial. Selain ada di Institut Teknologi Bandung, I-V Meter *Made in ITB* tersebut ada juga di Institut Pertanian Bogor, Universitas Gadjah Mada, Universitas Negeri Padang, Universitas Sriwijaya, Universitas Pendidikan Indonesia, Universitas Islam Negeri Sunan Gunung Djati, Universitas Diponegoro, Universitas Negeri Semarang, Universitas Negeri Sebelas Maret, Universitas Negeri Makassar, dan Universitas Tadulako.

3.3. Modul Praktikum untuk Pencerdasan

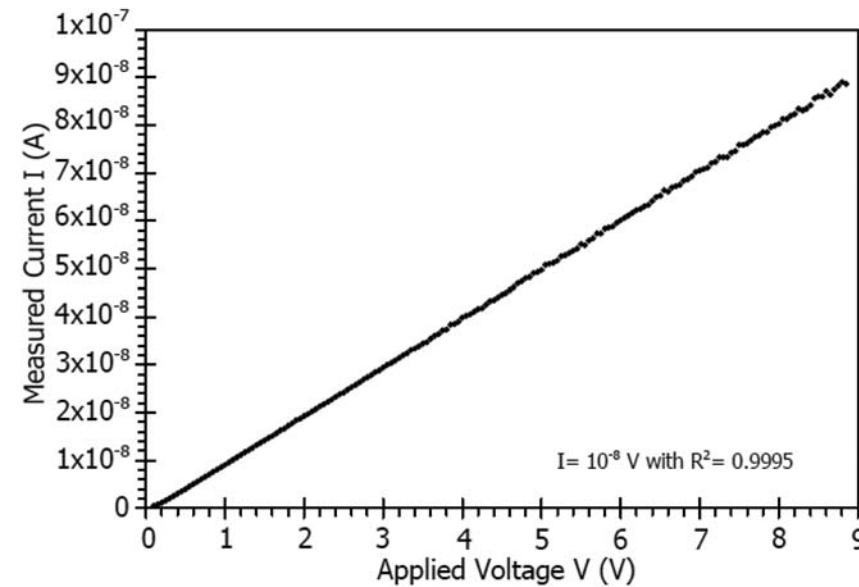
Setelah mengetahui teori tentang komponen elektronik seperti resistor, dioda silikon, dan dioda Zener dari kuliah yang diberikan di kelas, para mahasiswa program sarjana yang mengambil mata kuliah Elektronika di Program Studi Fisika, FMIPA ITB, seyogianya diperkuat dengan praktikum di laboratorium.

Mereka telah mengetahui ada resistansi yang sangat tinggi $100\text{ M}\Omega$ ke atas, tetapi tidak mengetahui bagaimana cara mengukurnya. Mereka juga telah diceritakan di dalam kelas bahwa ada arus saturasi yang sangat rendah mendekati nol saat dioda diberi panjar mundur, namun tidak mengetahui berapa besar sesungguhnya. Lebih dari itu, mereka juga telah mengetahui tegangan Zener yang ada di dioda Zener hanya dari kode yang tertera.

Karena potensi I-V Meter *Made in ITB* tersebut, kegiatan merancang pembelajaran laboratorium yang dapat menjawab ketidaktahuan para mahasiswa yang mengambil mata kuliah Elektronika tersebut dilakukan sebagai bagian dari darma pendidikan/pembelajaran. Sekali lagi, seperti pada kegiatan di darma pengabdian kepada masyarakat, metodologi penelitian juga diterapkan di sini untuk mendapatkan teknologi pembelajaran inovatif. Diharapkan deskripsi tentang teknologi pembelajaran inovatif tersebut dapat juga diterbitkan di jurnal internasional.

Kurva karakteristik I-V untuk resistor $99\text{ M}\Omega \pm 1\%$ dari Ohmite Mfg. Co., dioda silikon 1N4002, dan dioda Zener silikon 1N5918 akan dihasilkan. Dengan menjadikan komponen elektronik sebagai devais uji dan menerapkan tegangan dari sumber tegangan terprogram dari I-V Meter *Made in ITB*, arus akan mengalir melalui devais uji tersebut dan electrometer digitalnya akan mengukur arus tersebut. Pasangan tegangan yang diterapkan dan arus terukur tersebut dikirim ke komputer. Perangkat lunak komputer kemudian memroses pasangan data tersebut untuk menghasilkan kurva I-V.

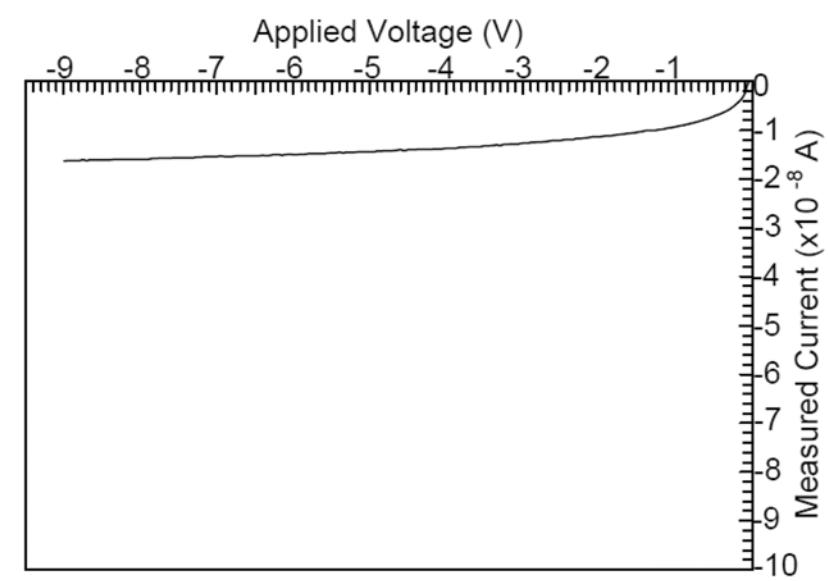
Gambar 15 memberikan karakteristik listrik resistor $99\text{ M}\Omega \pm 1\%$ tersebut. Ditunjukkan bahwa arus terukur lebih rendah dari 9×10^{-8} ampere untuk tegangan yang diterapkan kurang dari 9 volt. Juga didapatkan bahwa kurva I-V tersebut diberikan oleh persamaan garis lurus $I=10^{-8}\text{ V}$ dengan koefisien regresi linear 0,9995. Karena itu resistansi terukurnya adalah $100\text{ M}\Omega$, yang berada dalam jangkauan $99\text{ M}\Omega \pm 1\%$.



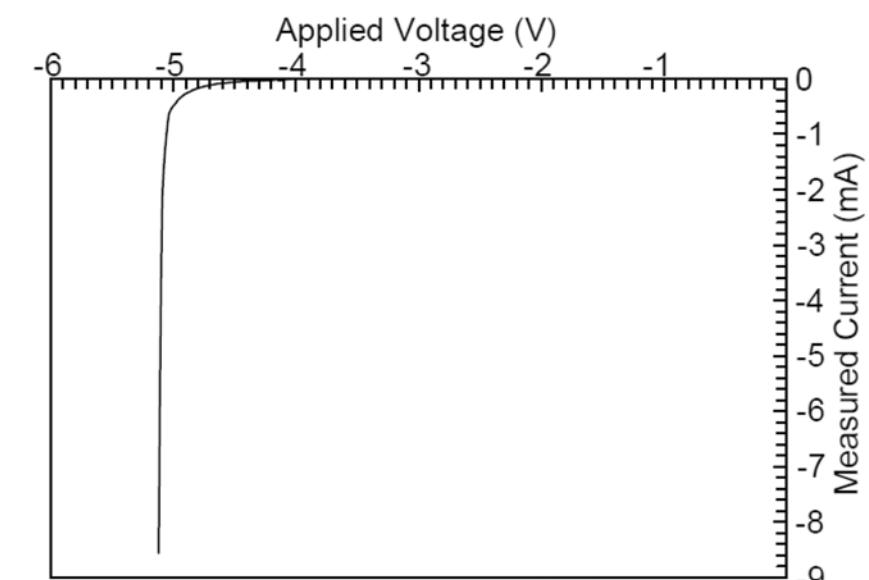
Gambar 15. Kurva karakteristik resistor $99 \text{ M}\Omega \pm 1\%$ [Khairurrijal, dkk., 2006].

Kurva I-V dioda silikon 1N4002 yang diberi panjar mundur diperlihatkan dalam Gambar 16. Arus saturasi sekarang terlihat dengan jelas dan semakin besar bila tegangan panjar mundurnya diperbesar. Pada tegangan mundur 9 volt, arus saturasinya sebesar -2×10^{-8} ampere dan dapat mencapai -5×10^{-6} ampere pada tegangan mundur puncak 100 V [Won-Top, 2002].

Kurva I-V dioda Zener 1N5918 di bawah panjar mundur diberikan dalam Gambar 17. Didapatkan bahwa tegangan Zenernya adalah 5,1 volt. Diperoleh juga arus lutut (*knee current*) diode tersebut sekira $0,7 \times 10^{-3}$ ampere. Kedua hasil tersebut memberikan verifikasi atas spesifikasi yang tertulis di *datasheet* (tegangan Zener 5,1 volt dan arus lutut sebesar 1×10^{-3} ampere) [Microsemi].



Gambar 16. Kurva karakteristik dioda silikon 1N4002 yang diberi panjar mundur [Khairurrijal, dkk., 2006].



Gambar 17. Kurva karakteristik dioda Zener 1N5918 dengan tegangan Zener 5,1 volt di bawah panjar mundur [Khairurrijal, dkk., 2006].

Deskripsi inovasi di dalam teknologi pembelajaran tersebut kemudian menghasilkan publikasi di jurnal internasional [Khairurrijal, dkk., 2006]. Modul praktikum akhirnya dibuat dan sekarang digunakan sebagai bagian dari mata kuliah Eksperimen Fisika di Laboratorium Fisika Lanjut, Program Studi Fisika, FMIPA ITB. Modul praktikum ini juga sangat menarik perhatian para kolega di Universitas Pendidikan Indonesia untuk dikaji lebih mendalam.

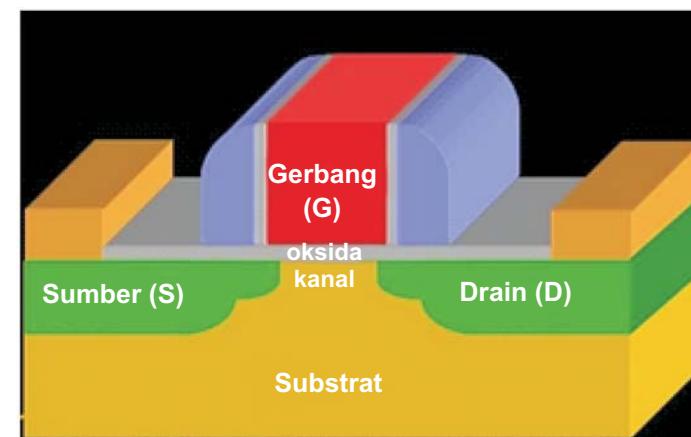
4. PERSPEKTIF MASA DEPAN TRANSISTOR NANOMOS

Para peneliti di seluruh dunia sedang bekerja keras untuk terus menciptakan transistor nanoMOS sehingga semakin kecil, murah, dan cepat serta melepaskan diri dari masalah yang dihadapi dengan miniaturisasi tersebut. Puncaknya, di tahun 2007, transistor nanoMOS dengan tumpukan SiO_2 /dielektrik K tinggi telah mereduksi harga prosesor berkinerja tinggi dari Intel Corp. Dapatkah transistor nanoMOS tersebut diciptakan lebih jauh lagi? Tentu saja mungkin hingga ukuran atom dan molekul yang merupakan batas fisik yang tak dapat dilewati lagi. Namun demikian, miniaturisasi lebih lanjut dengan tetap menjaga konsumsi daya sekarang mengarahkan kita mencari geometri atau material alternatif untuk kanal transistor MOS [Ieong, dkk., 2004; Service, 2009].

4.1. Rekayasa Geometri Kanal Transistor nanoMOS

Penanggulangan masalah efek kanal pendek dilakukan dengan

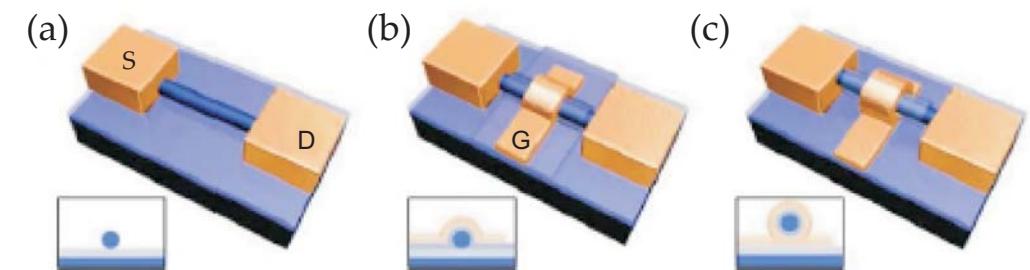
merekayasa geometri kanalnya. Salah satu geometri kanal yang menjanjikan adalah nanokawat (*nanowire*) silikon. Kanal transistor nanoMOS konvensional yang berbentuk planar (bidang) seperti dalam Gambar 18 digantikan dengan nanokawat. Transistor nanoMOS dengan kanal berupa nanokawat semikonduktor tersebut dinamakan MOSFET nanokawat (*nanowire MOSFET*= NW MOSFET) atau sering disingkat saja sebagai FET nanokawat (*nanowire FET*= NW FET). Untuk kanal dengan nanokawat silikon (Si) seringkali disingkat dengan SNW MOSFET/FET (*silicon nanowire MOSFET/FET*) [Cui, dkk., 2003; Duan, dkk., 2003; ITRS, 2009].



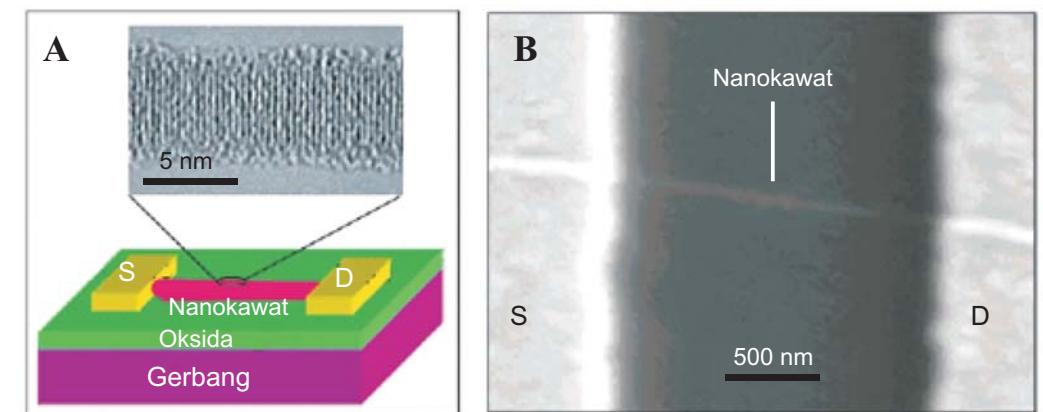
Gambar 18. Transistor nanoMOS konvensional dengan geometri bidang. Sekarang lapisan oksida tersebut berupa tumpukan SiO_2 /dielektrik K tinggi atau dielektrik K tinggi saja.

Dari sudut pandang sintesis, ada tiga faktor kunci mengapa riset tentang nanokawat sangat hangat saat ini. Pertama adalah karena

produksi massal semikonduktor nanokawat dimungkinkan dan sifat-sifat elektroniknya tetap tak berubah (*reproducible*) sehingga cocok untuk sistem VLSI (*very large scale integrated circuit*) [Lieber & Wang, 2007; Lu & Lieber, 2006; Morales & Lieber, 1998]. Kedua, material nanokawat yang diproduksi secara *bottom-up* ini memiliki ukuran yang terkontrol baik sekurang-kurangnya satu dimensi devais kritis, yaitu lebar kanal yang berada pada atau bahkan di luar batas litografi, sebuah metoda yang sangat penting dalam nanofabrikasi top-down [Gates, dkk., 2005]. Lagi pula, struktur kristalin dan permukaan mulus bersama-sama dengan kemampuan untuk menghasilkan heterostruktur radial dan aksial dapat mengurangi hamburan dan menghasilkan mobilitas pembawa muatan lebih tinggi dibandingkan dengan sampel yang dibuat nanofabrikasi lain dengan ukuran sama [Lu, dkk., 2005; Xiang, dkk., 2006]. Ketiga, integritas kelistrikan elektronika berbasis nanokawat dapat dijaga meskipun panjang gerbang transistor nanoMOS terus diperpendek karena tebal (diameter) badan nanokawat dapat dikontrol dengan baik hingga di bawah 10 nanometer [Wu, dkk., 2004]. Ini adalah suatu hal yang sukar dicapai oleh transistor nanoMOS konvensional. Di sisi lain, dari sudut pandang devais, nanokawat silikon memberikan gerbang yang melingkupi nanokawat tersebut sehingga efek kanal pendek dapat ditekan [Iwai, dkk., 2010; Saito, dkk., 2002; Yu, dkk., 2002].



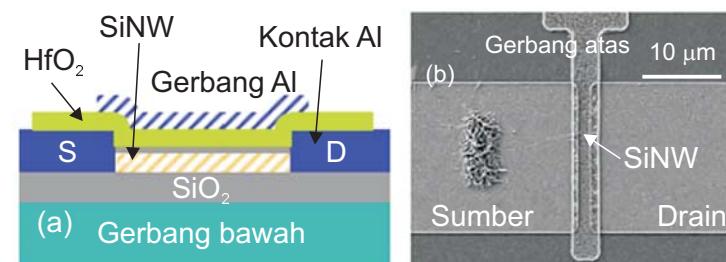
Gambar 19. Skema SNW FET dengan beberapa konfigurasi. (a) gerbang belakang (*back gate*), (b) gerbang atas setengah silinder (*semicylindrical top gate*), dan (c) gerbang silinder penuh (*cylindrical gate-all-around*) [Lu dan Lieber, 2008].



Gambar 20. (a) Skematik SNW FET yang menunjukkan elektroda sumber (S) dan drain (D) dengan nanokawat Si yang kontak pada permukaan SiO_2 . (inset) citra HR TEM nanokawat Si dengan diameter 5 nm. (b) Citra SEM SNW FET; panjang batang skala adalah 500 nm [Cui, dkk., 2003].

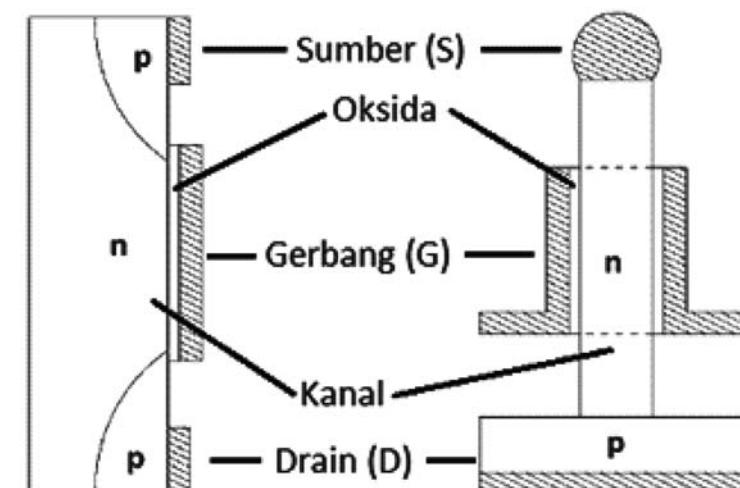
Tiga konfigurasi dasar yang mungkin bagi SNW FET diberikan dalam Gambar 19 [Lu dan Lieber, 2008]. Gambar 19.(a) adalah SNW FET dengan gerbang di belakang (*back gate*) yang memiliki urutan komponen dari

bawah ke atas: gerbang (G), lapisan oksida planar, dan nanokawat silikon (Si). Dengan memberikan elektroda sumber (S) dan drain (D) di kedua ujung nanokawat Si tersebut, maka nanokawat Si tersebut berfungsi sebagai kanal. SNW FET dengan gerbang atas setengah silinder (*semicylindrical top gate*) seperti ditunjukkan dalam Gambar 19.(b) memiliki urutan komponen dari bawah ke atas: lapisan oksida planar, nanokawat Si, lapisan oksida yang menyelimuti setengah lingkaran nanokawat Si tersebut, dan lapisan elektroda gerbang (G) setengah lingkaran yang menyelimuti lapisan oksida setengah lingkaran tersebut. Elektroda sumber (S) dan elektroda drain (D) diberikan di kedua ujung kanal nanokawat Si tersebut. Yang terakhir, Gambar 19.(c) adalah SNW FET dengan gerbang atas silinder penuh (*cylindrical gate-all-around*). Strukturnya sama dengan yang diberikan dalam Gambar 19.(b) hanya saja lapisan oksida dan gerbangnya menyelimuti lingkaran penuh nanokawat Si tersebut. Gambar 20 dan Gambar 21 adalah wujud nyata devais SNW FET tersebut [Cui, dkk., 2003; Li, dkk., 2008].

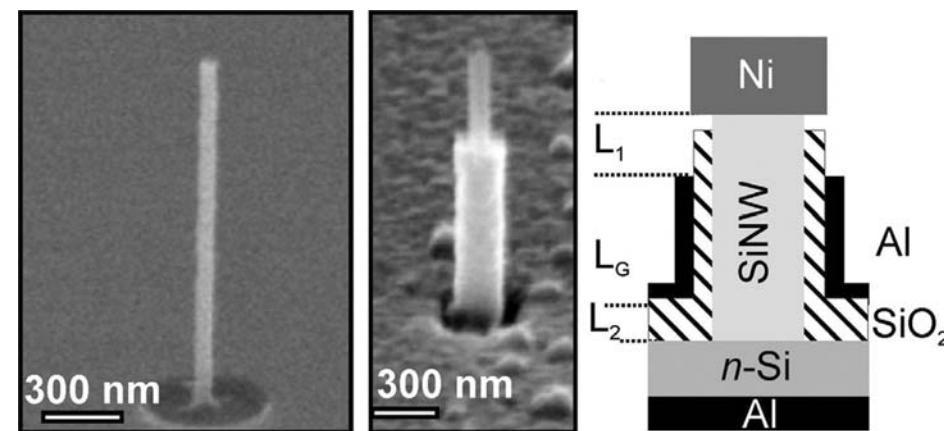


Gambar 21. (a) Skematik SNW FET dengan $\text{HfO}_2/\text{SiO}_2$ sebagai dielektrik gerbang dan (b) citra SEM SNW FETs dengan tumpang-tindih gerbang-sumber/drain 1 mikrometer [Li, dkk., 2008].

Di samping nanokawat Si yang rebah di atas suatu bidang seperti dijelaskan sebelumnya, nanokawat Si dapat juga berdiri tegak seperti pilar-pilar. Landasan pilar-pilar nanokawat Si tersebut berfungsi sebagai drain (D). Dengan mengoksidasi sebagian sekeliling pilar nanokawat Si sehingga diperoleh oksida SiO_2 dan kemudian membalut oksida tersebut dengan gerbang (G). Di ujung atas pilar nanokawat Si tersebut berfungsi sebagai elektroda sumber (S). Devais yang diperoleh disebut sebagai SNW VSGFET (*silicon nanowire vertical surround-gate field-effect transistor*) [Goldberger, dkk., 2006; Schmidt, dkk., 2006] seperti diberikan oleh skematik dalam Gambar 22. Salah satu wujud devais ini telah dibuat oleh [Björk, dkk., 2007] seperti diperlihatkan dalam Gambar 23.



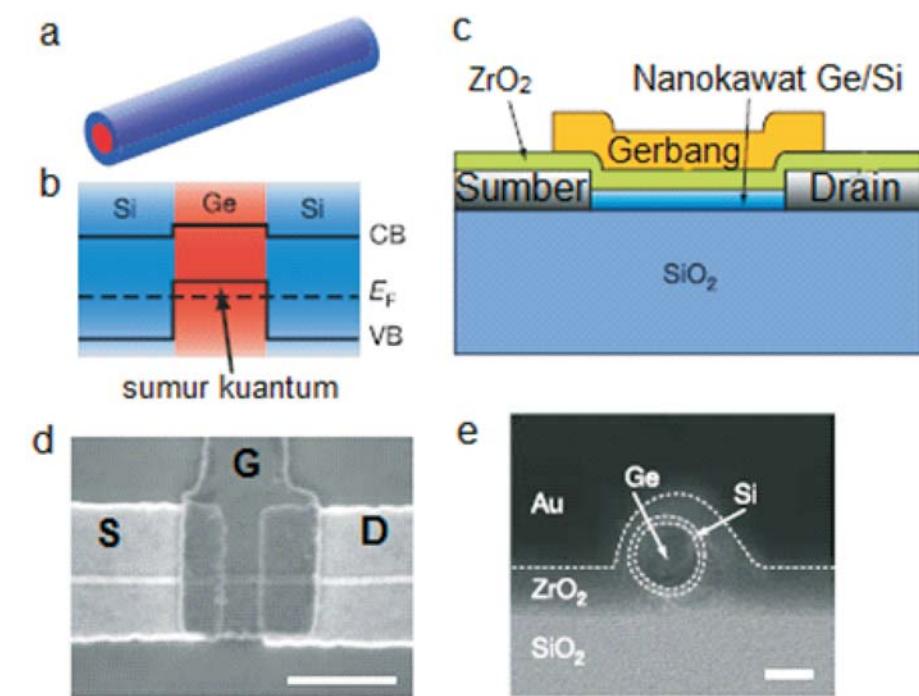
Gambar 22. Skematik dari MOSFET kanal-p konvensional (kiri) dan SNW VSGFET (*silicon nanowire vertical surround-gate field-effect transistor*) [Schmidt, dkk., 2006].



Gambar 23. Contoh sebuah SNW VSGFET. Nanokawat Si berdiameter 60 nm diselubungi oleh SiO_2 setebal 25 nm (kiri). Nanokawat Si/selubung SiO_2 yang dibungkus dengan gerbang Al (tengah). Skematik SNW VSGFET dengan panjang gerbang LG (kanan) [Björk, dkk., 2007].

4.2. Rekayasa Material Kanal Transistor nanoMOS

Selain dengan melakukan rekayasa geometrianya, usaha-usaha yang dilakukan untuk menanggulangi masalah miniaturisasi transistor nanoMOS tersebut dan sekaligus meningkatkan kecepatannya adalah dengan memadukan rekayasa geometri transistor nanoMOS dan material kanalnya. Sebelumnya telah ditunjukkan devais geometri baru berbasis silikon seperti SNW FET dengan nanokawat Si horizontal dan SNW VSGFET yang menggunakan nanokawat Si vertikal. Artinya, nanokawat semikonduktor selain Si dapat digunakan. Beberapa material yang sudah terbukti dapat meningkatkan kecepatan devais, karena mobilitas material tersebut tinggi, adalah SiGe dan semikonduktor III-V seperti GaN, GaP, GaAs, InN, InP, dan InAs.



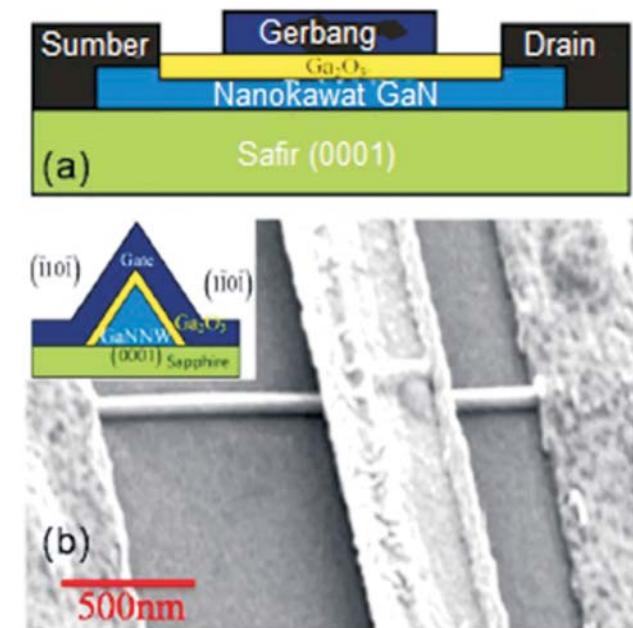
Gambar 24. NW FET dengan nanokawat kulit/inti Si/Ge. (a) Skematik nanokawat kulit/inti Si/Ge. (b) Diagram penampang lintang nanokawat yang menunjukkan profil potensialnya (c) Skematik devais NW FET. (d) Citra SEM tampak atas devais NW FET dengan gerbang (G) bertumpang tindih dengan elektroda sumber (S)/drain (D). Panjang batang skala adalah 500 nanometer. (e) Citra TEM dari penampang lintang devais NW FET dengan ZrO_2 7 nanometer. Garis-garis titik adalah panduan bagi mata yang menunjukkan batas antara dua material. Panjang batang skala adalah 10 nanometer [Xiang, dkk., 2006].

Devais NW FET dengan nanokawat yang terdiri dari kulit Si dan inti Ge, disingkat kulit/inti Si/Ge, telah direalisasikan dalam eksperimen [Xiang, dkk., 2006]. Nanokawat Si/Ge seperti ditunjukkan dalam Gambar 24.(a) dibuat untuk membentuk gas lubang (*hole*) di dalam sumur kuantum inti Ge yang dikurung oleh kulit Si (Gambar 24.(b)). Gambar 8.(c)

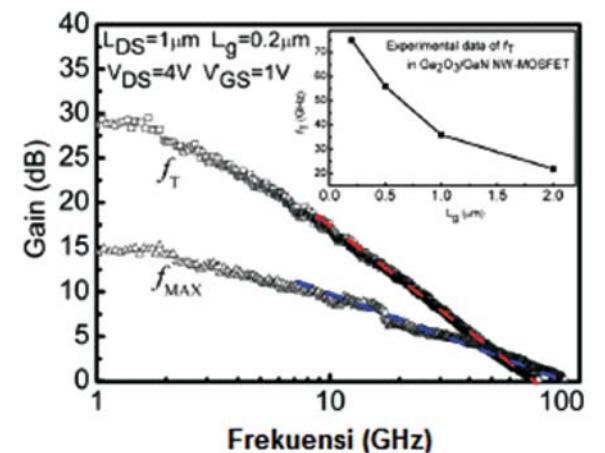
memberikan diagram skematik NWFET dengan elektroda sumber dan drain dari logam Ni serta gerbang Au. Kanalnya terbuat dari nanokawat Si/Ge dan oksidanya adalah ZrO_2 . Tampak atas devais tersebut diperoleh dengan SEM seperti diperlihatkan dalam Gambar 24.(d). Gerbang (G) bertumpang tindih dengan elektroda sumber (S) dan drain (D). Nanokawat Si/Ge terlihat melintang dari elektroda S ke D. Gambar 24.(e) memberikan citra TEM dari penampang lintang devais tersebut. Dengan menggunakan batang skala yang panjangnya 10 nanometer, terlihat bahwa nanokawat Si/Ge dalam devais NW FET tersebut memiliki diameter sekira 15 nanometer. Nanokawat dengan material campuran Si dan Ge (paduan SiGe) juga telah digunakan sebagai kanal dalam NW FET [Fang, dkk., 2007; Jiang, dkk., 2008; Qi, dkk., 2008]. Gambaran lebih lengkap tentang sintesis serta sifat-sifat listrik dan mekanik dari nanokawat Si dan Ge diberikan dalam makalah lain [Wu, dkk., 2008].

Dalam rangka merealisasikan NW FET yang dapat bekerja dalam frekuensi radio, beberapa hasil mutakhir telah dilaporkan. Gambar 25.(a) memberikan NW FET dengan kanal nanokawat GaN [Yu, dkk., 2010]. Oksida yang digunakan adalah Ga_2O_3 dan panjang gerbangnya 500 nanometer seperti ditunjukkan dalam Gambar 25.(b). Dengan struktur dalam Gambar 25 dan panjang gerbang 200 nanometer, frekuensi potong (f_T) setinggi 75 GHz telah dicapai seperti diperlihatkan dalam Gambar 26. Dalam inset ditunjukkan bahwa frekuensi potong (f_T) menurun sejalan dengan penambahan panjang gerbang (L_g). Ini secara tak langsung

mengatakan bahwa peningkatan frekuensi operasi dapat diwujudkan dengan penurunan panjang gerbang.

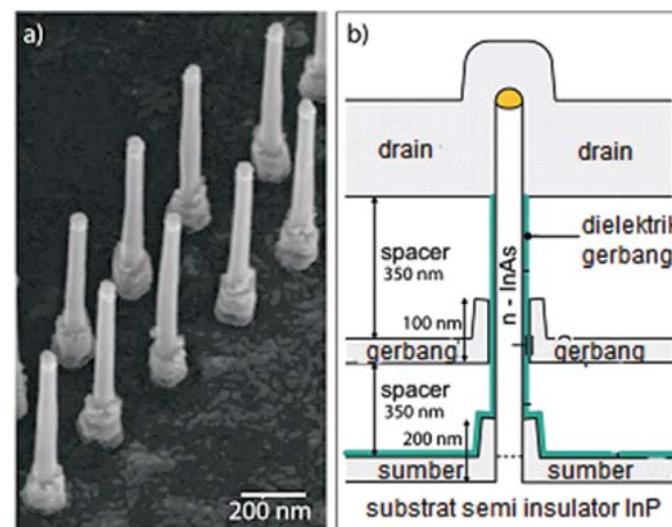


Gambar 25. (a) Skematicik NW FET dengan nanokawat GaN. (b) Tampak atas dari NW FET tersebut dengan panjang gerbang 500 nanometer yang diperoleh dengan menggunakan SEM [Yu, dkk., 2010].

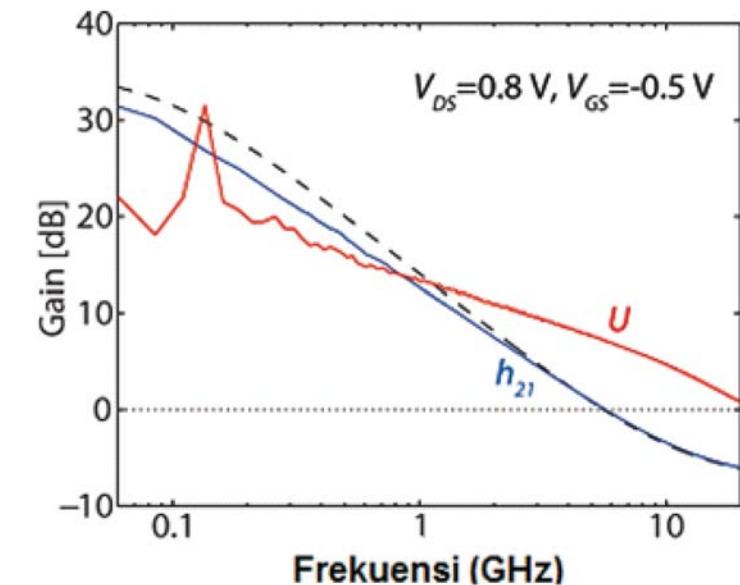


Gambar 26. Penguatan (gain) sebagai fungsi frekuensi dari NW FET GaN untuk panjang gerbang 200 nm dengan $V_{DS}=4$ V dan $V_{GS}=1$ V [Yu, dkk., 2010].

Material semikonduktor paduan III-V lain dari nanokawat yang digunakan untuk dalam frekuensi radio adalah InAs [Prost & Tegude, 2010; Takahashi, dkk., 2010]. NW VSGFET juga telah direalisasikan dengan nanokawat InAs vertikal dengan panjang gerbang 100 nanometer seperti diberikan dalam Gambar 11. Dengan struktur dalam Gambar 27, frekuensi potong (f_T) setinggi 5,6 GHz telah dicapai seperti diperlihatkan dalam Gambar 28.



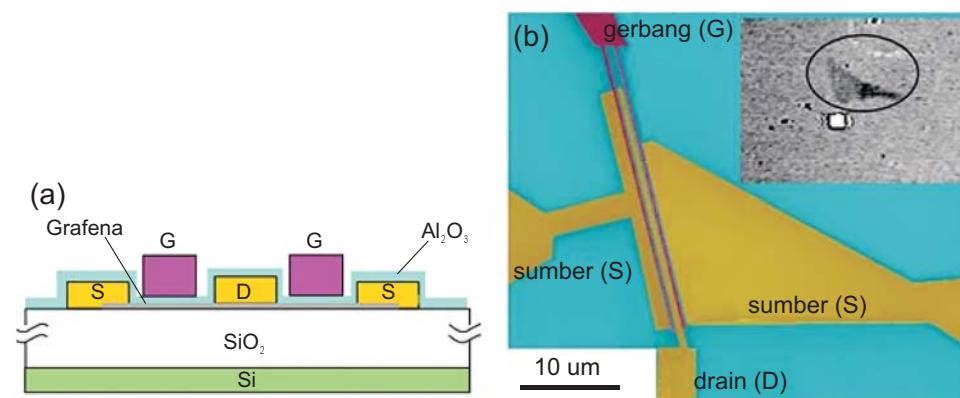
Gambar 27. NW VSGFET dengan nanokawat InAs. (a) Pilar-pilar nanokawat InAs dengan dasar elektroda sumber (S) dari paduan Al dan W yang membungkus nanokawat. (b) Skematik devais; panjang gerbang 100 nanometer [Egard, dkk., 2010].



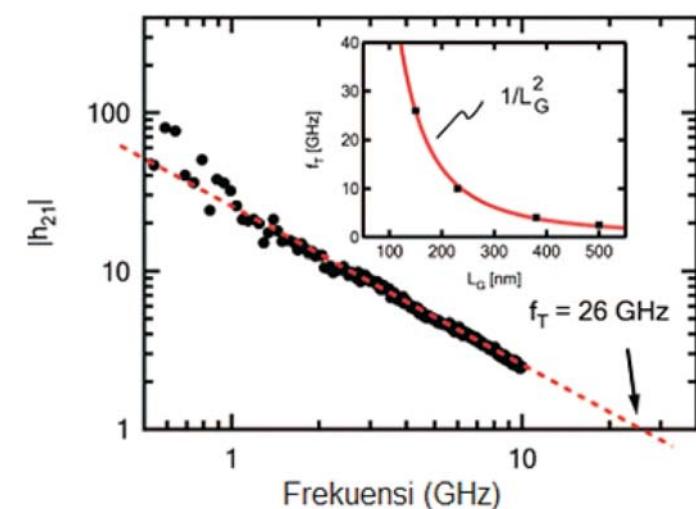
Gambar 28. Penguatan sebagai fungsi frekuensi dari NW VSGFET InAs untuk panjang gerbang 100 nanometer dengan $V_{DS}=0,8$ V dan $V_{GS}=-0,5$ V [Egard, dkk., 2010].

Sejak penemuan grafena (*graphene*) pada tahun 2004 [Novoselov, dkk., 2004] yang mewujudkan material dengan mobilitas yang sangat tinggi, transistor nanoMOS menggunakan kanal nanopita grafena (*graphene nanoribbon* = GNR) juga telah diwujudkan dalam eksperimen di laboratorium. Dengan mengikuti nomenklatur nama sebelumnya, devais ini disebut NR FET (*nanoribbon* FET). Khusus untuk kanal yang menggunakan GNR, devaisnya seringkali dinamakan GNR FET. Gambar 29 memberikan GNR FET; oksida yang digunakan adalah Al_2O_3 [Lin, dkk., 2009]. Terlihat di dalam Gambar 29.(a) ada 2 buah devais GNR FET dengan sebuah gerbang tunggal untuk meningkatkan arus *drive* dan transkonduktansnya. Di dalam Gambar 29.(b), jarak antara elektroda sumber (S) dan

drain (D) adalah 500 nanometer dan gerbang atas menutupi celah sumber-drain dengan panjang gerbang 360 nanometer dan lebar kanal sekira 40 mikrometer.



Gambar 29. (a) Penampang lintang skematis 2 buah devais GNR FET dengan sebuah gerbang tunggal (b) Citra SEM GNR FET; kanal antara sumber (S) dan drain (D) adalah nanopita grafena (GNR) [Lin, dkk., 2009].



Gambar 30. Penguatan h_{21} sebagai fungsi frekuensi GNR FET dengan panjang gerbang 150 nanometer [Lin, dkk., 2009].

Gambar 30 memberikan penguatan sebagai fungsi frekuensi untuk sebuah GNR FET dengan panjang gerbang 150 nanometer. Ditunjukkan bahwa frekuensi potong (f_T) devais tersebut adalah 26 GHz. Garis putus-putus merupakan kebergantungan $1/f$ ideal untuk h_{21} . Di dalam inset terlihat bahwa frekuensi potong meningkat tajam dengan penurunan panjang gerbang L_G yang diberikan oleh hubungan f_T sebanding dengan $1/L_G^2$. ◇

UCAPAN TERIMA KASIH

Pada kesempatan yang berbahagia ini perkenankanlah dengan segala kerendahan hati saya menyampaikan penghargaan dan ucapan terima kasih yang sebesar-besarnya kepada Pimpinan dan Anggota Majelis Guru Besar ITB atas kehormatan yang diberikan kepada saya untuk menyampaikan pidato ilmiah di hadapan hadirin sekalian.

Saya menjadi seperti ini tentu tidak lepas dari peranan para guru dan pendidik yang berjasa besar memberikan pendidikan dan pengajaran dengan tulus ikhlas ketika saya bersekolah di SDN 98 Palembang, SDN 8 Bengkulu, SMPN 1 Bengkulu, dan SMPPN 61 Bengkulu. Ucapan terima kasih yang tulus dan penghargaan yang sebesar-besarnya saya sampaikan khusus kepada guru, mentor, dan tutor saya yang berikut ini: Prof. M. Barmawi, Prof. Sukirno (alm.), Dr. Sutrisno, Prof. Chunaeni Latief, Prof. Lilik Hendradjaya, Prof. Freddy P. Zen, Prof. Hariadi P. Soepangkat, Prof. M. O. Tjia, Prof. P. Silaban, dan Prof. The Houw Liong. Tak lupa juga

kepada Prof. Masataka Hirose (sudah pensiun dari Hiroshima University) dan Prof. Seiichi Miyazaki (sekarang di Nagoya University) yang telah berperan besar sekali dalam program doktor saya serta Prof. Kikuo Okuyama (Hiroshima University) yang terus menyambungkan ‘silaturahim’ riset dan pembinaan sumber daya insani hingga sekarang.

Terima kasih juga kepada rekan-rekan Prof. Toto Winata, Prof. Mikrajuddin Abdullah, Dr. Euis Sustini, Dr. Pepen Arifin, Dr. Maman Budiman, Dr. Yudi Darma, Dr. Ferry Iskandar, dan Dr. Fatimah A. Noor atas kebersamaan dalam memajukan KK Fisika Material Elektronik, FMIPA ITB. Tak juga lupa kepada seluruh dosen dan karyawan di FMIPA ITB yang tidak henti-hentinya memberi dukungan.

Terima kasih disertai doa bakti yang tiada putus-putusnya kepada ayahanda M. Rasyid Kasim dan ibunda Nasyi’ah atas kasih sayang dan pengorbanan mereka serta doa yang tiada henti di seluruh waktu; ayah mertua Kamil dan ibu mertua Kunarti yang selalu mendoakan kami serta kakak-kakak dan adik kami atas kasih sayang serta dukungan mereka.

Dengan ketulusan dan segenap cinta, terima kasih kepada istri saya, Neti Setiawati, yang dengan kesabaran, kegigihan, semangat, dan optimismenya yang luar biasa telah banyak mendorong saya agar hari ini lebih baik dari kemarin, hari esok lebih baik dari hari ini, dan tetap terus bersyukur kepadaNya atas nikmat apapun. Juga kepada tiga buah hati kami, Ahmad Solihurrijal, Muhammad Irfan, dan Taufiqur Rohman, yang selalu memberi kebahagiaan dan semangat.

DAFTAR PUSTAKA

- [Acharya, 2000] Y. B. Acharya, “A Wide Range Linear Electrometer”, *Review of Scientific Instruments*, Vol. 71 (2000), hh. 2585-2588.
- [Baccarani, 1984] G. Baccarani, M. R. Wordeman, dan R. H. Dennard, “Generalized Scaling Theory and Its Application to a $\frac{1}{4}$ Micrometer MOSFET Design”, *IEEE Transactions Electron Devices*, Vol. 31 (1984), hh. 452-462.
- [Bardeen, 1961] J. Bardeen, “Tunnelling from a Many-Particle Point of View”, *Physical Reviews Letters*, Vol. 6 (1961), hh. 57-59.
- [Björk, dkk., 2007] M. T. Björk, O. Hayden, H. Schmid, H. Riel, dan W. Riess, “Vertical Surround Gated Silicon Nanowire Impact Ionization Field-effect Transistors”, *Applied Physics Letters*, Vol. 90 (2007), hh. 142110-1/3.
- [Caillat, dkk., 2002] C. Caillat, S. Deleonibus, G. Guegan, M. Heitzmann, M. E. Nier, S. Tedesco, B. Dal’zotto, F. Martin, P. Mur, A. M. Papon, G. Lecarval, B. Previtali, A. Toffoli, F. Allain, S. Biswas, F. Jourdan, P. Fugier, dan J. L. Dichiaro, “A 20 nm Physical Gate Length NMOSFET with a 1.2 nm Gate Oxide Fabricated by Mixed Dry and Wet Hard Mask Etching”, *Solid State Electronics*, Vol. 46 (2002), hh. 349–352.
- [Chowdry & Misra, 2007] N. A. Chowdhury & D. Misra, “Charge Trapping at Deep States in Hf-Silicate Based High-k Gate Dielectrics”, *Journal of Electrochemical Society*, Vol. 154 (2007), hh. G30-G37.
- [Chui, dkk., 2006] C. O. Chui, F. Ito, dan K. C. Saraswat, “Nanoscale Germanium MOS Dielectrics – Part I: Germanium Oxynitrides”, *IEEE Transactions on Electron Devices*, Vol. 53 (2006), hh. 1501-1508.
- [Copel, dkk., 2000] M. Copel, M. Gribelyuk, dan E. Gusev, “Structure and

- Stability of Ultrathin Zirconium Oxide Layers on Si(001)", Applied Physics Letters, Vol. 76 (2000), hh. 436-438.
- [Cui, dkk., 2003] Y. Cui, Z. Zhong, D. Wang, W. U. Wang, and C. M. Lieber, "High Performance Silicon Nanowire Field Effect Transistors", Nano Letters, Vol. 3 (2003), hh. 149-152.
- [Darsikin, dkk., 2004] Darsikin, Khairurrijal, Sukirno, dan M. Barmawi, "Pengaruh Doping Mn Terhadap Karakteristik Kebocoran Arus Film Tipis SrTiO₃", Seminar MIPA IV (Bandung, 6-7 Oktober 2004), hh. 61-63.
- [Darsikin, dkk., 2005a] Darsikin, Khairurrijal, Sukirno, dan M. Barmawi, "Sifat Listrik Film Tipis SrTiO₃ untuk Kapasitor MOS", Jurnal Matematika & Sains, Vol. 10 (2005), hh. 87-91.
- [Darsikin, dkk., 2005b] Darsikin, I.Nurhasanah, Khairurrijal, Sukirno, dan M. Barmawi, "Electronic Conduction Mechanisms in SrTiO₃ Thin Films for Metal-Oxide-Semiconductor (MOS) Capacitors", International Conference on Instrumentation, Communication, and Information Technology (ICICI) 2005 (Bandung, 3-5 August 2005), h. 769.
- [Darsikin, 2006] Darsikin, "Karakteristik Film Tipis SrTiO₃ dan Campurannya untuk Kapasitor MOS (Metal-Oxide-Semiconductor)", Disertasi Doktor Fisika, Fakultas Matematika dan Ilmu Pengetahuan Alam, Insitut Teknologi Bandung, Februari 2006.
- [Davari, dkk., 1995] B. Davari, R. H. Dennard, dan C. G. Shahidi, "CMOS Scaling for High Performance and Low Power-the Next Ten Years", Proceedings of IEEE, Vol. 83 (1995), hh. 595-606.
- [Dennard, dkk., 1974] R. H. Dennard, F. H. Gaenslen, H-N. Yu, V. L. Rideout, E. Bassous, dan A. R. LeBlanc, "Design of Ion-Implanted MOSFET's with Very Small Physical Dimensions", IEEE Journal on Solid-State Circuits, Vol. SC-9 (1974), hh. 256-268.
- Duan, dkk., 2003] X. Duan, C. Niu, V. Sahi, J. Chen, J. W. Parce, S. Empedocles, and J. L. Goldman, "High-performance Thin-film Transistors Using Semiconductor Nanowires and Nanoribbons", Nature, Vol. 425(6955) (2003), hh. 274-278.
- [EE Times, 2011] <http://www.eetimes.com/electronics-news/4215751/PC-processor-market-up-17-6--in-2011--says-IDC#> (Situs diakses 6 Mei 2011).
- [Egard, dkk., 2010] M. Egard, S. Johansson, A.-C. Johansson, K.-M. Persson, A. W. Dey, B. M. Borg, C. Thelander, L.-E. Wernersson, dan E. Lind, "Vertical InAs Nanowire Wrap Gate Transistors with ft > 7 GHz and fmax>20 GHz", Nano Letters, Vol. 10 (2010), hh. 809-812.
- [El-Mansy, 1982] Y. El-Mansy, "MOS Device and Technology Constraints in VLSI", IEEE Transactions on Electron Devices, Vol. 29 (1982), hh. 567-573.
- [Evangelou, dkk., 2007] E. K. Evangelou, G. Mavrou, A. Dimoulas, dan N. Konofaos, "Rare Earth Oxides as High-k Dielectrics for Ge Based MOS Devices: An Electrical Study of Pt/Gd₂O₃/Ge Capacitors", Solid State Electronics, Vol. 51 (2007), hh. 164-169.
- [Eweek Europe, 2011] <http://www.eweek-europe.co.uk/news/idc-sees-slowing-growth-of-pc-processor-shipments-22081> (Situs diakses 6 Mei 2011).
- [Fang, dkk., 2007] W. W. Fang, N. Singh, L. K. Bera, H. S. Nguyen, S. C. Rustagi, G. Q. Lo, N. Balasubramanian, dan D.-L. Kwong, "Vertically

- Stacked SiGe Nanowire Array Channel CMOS Transistors”, IEEE Electron Device Letters, Vol. 28(3) (2007), hh. 211-213.
- [Ferrari, dkk., 2007] G. Ferrari, J. R. Watling, S. Roy, J. R. Barker, dan A. Asenov, “Beyond SiO₂ Technology: Simulation of the Impact of High-k Dielectrics on Mobility”, Journal of Non-Crystalline Solids, Vol. 353 (2007), hh. 630-634.
- [Fluke, 1992] Fluke Corp., “5100B Series Calibrator Instruction Manual”, (1992).
- [Frank, dkk., 2001] D. J. Frank, R. H. Dennard, E. Nowak, P. M. Solomon, Y. Taur, dan H.-S. P. Wong, “Device Scaling Limits of Si MOSFETs and Their Application Dependencies”, Proceedings of IEEE, Vol. 89 (2001), hh. 259–288.
- [Frank & Taur, 2002] D. J. Frank dan Y. Taur, “Design Considerations for CMOS Near the Limits of Scaling”, Solid State Electronics, Vol. 46 (2002), hh. 315–320.
- [Gates, dkk., 2005] B. D. Gates, Q. Xu, M. Stewart, D. Ryan, C. G. Willson, dan G. M. Whitesides, “New Approaches to Nanofabrication: Molding, Printing, and Other Techniques”, Chemical Reviews, Vol. 105 (2005), hh. 1171-1196.
- [Goldberger, dkk., 2006] J. Goldberger, A. I. Hochbaum, R. Fan, dan P. Yang, “Silicon Vertically Integrated Nanowire Field Effect Transistors”, Nano Letters, Vol. 6(5) (2006), hh.973-977.
- [Green, dkk., 2001] M. L. Green, E. P. Gusev, R. Degraeve, dan E. Garfunkel, “Ultrathin (<4 nm) SiO₂ and Si-O-N Gate Dielectric Layers for Silicon Microelectronics: Understanding the Processing, Structure, and Physical and Electrical Limits”, Journal of Applied Physics, Vol. 90 (2001), hh. 2057-2121.
- [Gusev, dkk., 2003] E. P. Gusev, C. Cabral Jr, M. Copel, C. D. Emic, dan M. Gribelyuk, “Ultrathin HfO₂ Films Grown on Silicon by Atomic Layer Deposition for Advanced Gate Dielectrics Applications”, Microelectronic Engineering, Vol. 69 (2003), hh. 145-151.
- [Hamida, dkk., 2006] M. Hamida, Khairurrijal, dan Mikrajuddin, “Dinamika Paket Gelombang Elektron yang Menerobos Penghalang Trapesium dengan Ketebalan Nanometer”, Jurnal Matematika & Sains, Vol. 11 (2006), hh.65-69.
- [Harrison, 1961] W. A. Harrison, “Tunneling from an Independent-Particle Point of View”, Physical Reviews, Vol. 123 (1961), hh. 85-89.
- [Hori, 1997] T. Hori, Gate Dielectrics and MOS ULSIs: Principles, Technologies, and Applications (New York, Springer, 1997), hh. 105-134.
- [Ieong, dkk., 2004] M. Ieong, B. Doris, J. Kedzierski, K. Rim, dan M. Yang, “Silicon Device Scaling to the Sub-10-nm Regime”, Science, Vol. 306 (2004), hh. 2057-2060.
- [Intel, 2011] http://www.intel.com/technology/45nm/index.htm?iid=tech_sil+45nm (Situs diakses pada 4 Mei 2011).
- [ITRS, 2009] International Technology Roadmap for Semiconductors (ITRS) – 2009 Edition.
Situs: <http://www.itrs.net/links/2009ITRS/Home2009.htm>
- [Iwai, dkk. 2010] H. Iwai, K. Natori, K. Kakushima, P. Ahmet, , K. Shiraishi, J. Iwata, A. Oshiyama, K. Yamada, dan K. Ohmori, “Si Nanowire Device and its Modeling”, SISPAD 2010, hh. 63-66, 2010.
- [Jacobs & Antoniadis, 1995] J. B. Jacobs dan D. Antoniadis, “Channel

- Profile Engineering for MOSFETs with 100 nm Channel Lengths", IEEE Transactions on Electron Devices, Vol. 42 (1995), hh. 870–875.
- [Jiang, dkk., 2008] Y. Jiang, N. Singh, T. Y. Liow, W. Y. Loh, S. Balakumar, K. M. Hoe, C. H. Tung, V. Bliznetsov, S. C. Rustagi, G. Q. Lo, D. S. H. Chan, dan D. L. Kwong, "Ge-Rich (70%) SiGe Nanowire MOSFET Fabricated Using Pattern-Dependent Ge-Condensation Technique", IEEE Electron Device Letters, Vol. 29(6) (2008), hh. 595-598.
- [Keithley, 1984] Keithley Instruments (1984), "Model 617 Programmable Electrometer User Manual", Keithley Instruments Inc, Ohio.
- [Khairurrijal, dkk., 2000a] Khairurrijal, W. Mizubayashi, S. Miyazaki, dan M. Hirose, "Analytic Model of Direct Tunnel Current through Ultrathin Gate Oxides", Journal of Applied Physics, Vol. 87 (2000), hh. 3000-3005.
- [Khairurrijal, dkk., 2000b] Khairurrijal, W. Mizubayashi, S. Miyazaki, dan M. Hirose, "Unified Analytic Model of Direct and Fowler-Nordheim Tunnel Currents through Ultrathin Gate Oxides", Applied Physics Letters, Vol. 77 (2000), hh. 3580-3582.
- [Khairurrijal, dkk., 2004] Khairurrijal, Darsikin, dan M. Budiman, "Kapasitor MOS dengan Dielektrik Ceria Amorf", Jurnal Matematika & Sains, Vol. 9 (2004), hh. 269-272.
- [Khairurrijal, dkk., 2005] Khairurrijal, F. A. Noor, dan Sukirno, "Electron Direct Tunneling Time in Heterostructures with Nanometer-Thick Trapezoidal Barriers", Solid State Electronics, Vol. 49 (2005), hh. 923-927.
- [Khairurrijal, dkk., 2006] Khairurrijal, M. Abdullah, M. M. Munir, A. Surachman, dan A. Suhendi, "Low Cost and User-friendly Electronic Components Characterization System for Undergraduate Students", WSEAS Transactions on Advances in Engineering Education, Vol. 3 (2006), hh. 971-976.
- [Khairurrijal, dkk., 2007] Khairurrijal, M. Abdullah, A. Suhendi, M. M. Munir, dan A. Surachman, "A Simple Microcontroller-Based Current Electrometer Made from LOG112 and C8051F006 for Measuring Current in Metal-Oxide-Semiconductor Devices", Measurement Science and Technology, Vol. 18 (2007), hh. 3019-3024.
- [Khairurrijal, dkk., 2008] Khairurrijal, F. A. Noor, M. Abdullah, Sukirno, dan S. Miyazaki, "Model of Tunnel Current through High-K Dielectric Stack in MOS with Anisotropic Masses and Parallel-Perpendicular Kinetic Energy Coupling", IUMRS International Conference in Asia 2008 (IUMRS-ICA 2008) (Nagoya, 9-13 Desember 2008) [Invited Paper].
- [Khairurrijal, dkk., 2009] Khairurrijal, F. A. Noor, M. Abdullah, Sukirno, and S. Miyazaki, "Theoretical Study on Leakage Current in MOS with High-k Dielectric Stack: Effects on In-Plane-Longitudinal Kinetic Energy Coupling and Anisotropic Masses", Transactions of Materials Research Society of Japan, Vol. 34 (2009), hh. 291-293.
- [Kim, dkk., 2005] M-S.Kim, Y-D. Ko, M. Yun, J-H. Hong, M-C. Jeong, J-M. Myoung, dan I.Yun, "Characterization and Process Effects of HfO_2 Thin Film Grown by Metal-Organic Molecular Beam Epitaxy", Materials Science and Engineering B, Vol. 123 (2005), hh. 20-30.
- [Li, dkk., 2008] Q. Li, X. Zhu, Y. Yang, D. E. Ioannou, H. D. Xiong, J. S. Suehle, dan C. A. Richter, "Design, Fabrication and Characterization of High-Performance Silicon Nanowire Transistors", di 8th IEEE Conference on Nanotechnology (NANO '08), Arlington, 18-21

- Agustus 2008, hh. 526-529, 2008.
- [Lieber dan Wang, 2007] C. M. Lieber dan Z. L. Wang, "Functional Nanowires", MRS Bulletin, Vol. 32 (2007), hh. 99–108.
- [Lin, dkk., 2009] Y-M. Lin, K. A. Jenkins, A. Valdes-Garcia, J. P. Small, D. B. Farmer, dan Ph. Avouris, "Operation of Graphene Transistors at Gigahertz Frequencies", Nano Letters, Vol. vol. 9(1) (2009), hh. 422-426.
- [Lu, dkk., 2005] W. Lu, J. Xiang, B. P. Timko, Y. Wu, dan C. M. Lieber, "One Dimensional Hole Gas in Germanium/Silicon Nanowire Heterostructures", Proceedings of National Academy of Sciences (USA), Vol. 102 (2005), hh. 10 046–10 051.
- [Lu dan Lieber, 2006] W. Lu dan C. M. Lieber, "Semiconductor Nanowires", Journal of Physics D: Applied Physics, Vol. 39 (2006), hh. R387–R406.
- [Lu, dkk., 2008] W. Lu, P. Xie, dan C. M. Lieber, "Nanowire Transistor Performance Limits and Applications", IEEE Transactions of Electron Devices, Vol. 55 (2008), hh. 2859-2876.
- [Ma & Brews, 2000] S. T. Ma, dan J. R. Brews, "Comparison of Deep-Submicrometer Conventional and Retrograde n-MOSFETs", IEEE Transactions on Electron Devices, Vol. 47 (2000), hh. 1573–1579.
- [Microsemi] Microsemi Corp., 1N5913B thru 1N5956B Silicon 1.5 Watt Zener Diodes Datasheet.
- [Mii, dkk., 1994] Y. Mii, S. Rishton, Y. Taur, D. Kern, T. Lii, K. Lee, K. A. Jenkins, D. Quinlan, T. Brown Jr., D. Danner, F. Sewell, dan M. Polcari, "Experimental High Performance Sub-0.1 μ m Channel nMOSFET's", IEEE Electron Device Letters, Vol. 15 (1994), hh. 28–30.
- [Moore, 1965] G. Moore, "Cramming More Components onto Integrated Circuits", Electronics, Vol. 38(8), (April 19, 1965).
- [Morales dan Lieber, 1998] A. M. Morales dan C. M. Lieber, "A Laser Ablation Method for the Synthesis of Crystalline Semiconductor Nanowires", Science, Vol. 279 (5348) (1998), hh. 208–211.
- [Muller, dkk., 1999] D. A. Muller, T. Sorsch, S. Moccio, F. H. Baumann, K. Evans-Lutterodt, and G. Timp, "The Electronic Structure at the Atomic Scale of Ultrathin Gate Oxides", Nature, Vol. 399 (1999), hh. 758-761.
- [Ng, 1995] K. K. Ng, (1995), Complete Guide to Semiconductor Devices, McGraw-Hill Inc, New York.
- [Noor, dkk., 2007] F. A. Noor, M. Abdullah, Sukirno, dan Khairurrijal, "Comparison of Electron Direct Tunneling Time in a Heterostructure with a Nanometer-Thick Trapezoidal Barrier Calculated Using Exponential and Airy Wavefunctions", Indonesian Journal of Physics, Vol. 18 (2007), hh. 1-4.
- [Noor, dkk., 2010a] F. A. Noor, M. Abdullah, Sukirno, dan Khairurrijal, "Analysis of Electron Direct Tunneling Current through Very-Thin Gate Oxides in MOS Capacitors with the Parallel-Perpendicular Kinetic Energy Components and Anisotropic Masses", Brazilian Journal of Physics, Vol. 40(4) (2010), hh. 404 – 407.
- [Noor, dkk., 2010b] F. A. Noor, M. Abdullah, Sukirno, Khairurrijal, A. Ohta, dan S. Miyazaki, "Electron and Hole Components of Tunneling Currents through an Interfacial Oxide-High-k Gate Stack in Metal-Oxide-Semiconductor Capacitors", Journal of Applied Physics, Vol. 108(9) (2010), hh. 093711-1 – 093711-5.
- [Novoselov, dkk., 2004] K. S. Novoselov, A. K. Geim, S. V. Morozov, D. Jiang,

- Y. Zhang, S. V. Dubonos, I. V. Grigorieva, dan A. A. Firsov, "Electric Field Effect in Atomically Thin Carbon Films, Science, Vol. 306 (5696) (2004), hh. 666-669.
- [Nurhasanah, dkk., 2005] I. Nurhasanah, Darsikin, Khairurrijal, M. Budiman dan Sukirno, "Structural and Electrical Characteristics of Al/CeO₂/Si Structures Fabricated by Using Pulsed-Laser Ablation Deposition Technique", International Conference on Instrumentation, Communication, and Information Technology (ICICI) 2005 (Bandung, 3-5 Agustus 2005), hh. 459-462.
- [Nurhasanah, dkk., 2006a] I. Nurhasanah, Khairurrijal, M. Abdullah, B. Ariwahjoedi, M. Budiman, dan Sukirno, "Karakteristik Arus Film Tipis CeO₂ dan Nd-CeO₂ yang Didepositikan di atas Substrat Si(100) Menggunakan Teknik Pulsed-Laser Ablation Deposition (PLAD)", Jurnal Sains Materi Indonesia, Edisi Khusus (Oktober 2006), hh. 250-253.
- [Nurhasanah, dkk., 2006b] I. Nurhasanah, Khairurrijal, M. Abdullah, B. Ariwahjoedi, M. Budiman, dan Sukirno, "Deposi Film Tipis Ceria Didadah Nd Menggunakan Teknik Pulsed-Laser Ablation Deposition (PLAD)", Jurnal Sains dan Teknologi Nuklir Indonesia, Vol. 7 (2006), hh. 123-130.
- [Prost & Tegude, 2010] W. Prost, & F. J. Tegude, "Fabrication and RF Performance of InAs Nanowire FET", di Device Research Conference (DRC), 21-23 Juni 2010, hh. 279-282, 2010.
- [Qi, dkk., 2008] C. Qi, Y. Rangineni, G. Goncher, R. Solanki, K. Langworthy, J. Jordan, "SiGe Nanowire Field Effect Transistors", Journal of Nanoscience and Nanotechnology, Vol. 8(1) (2008), hh. 457-460.
- [Saito, dkk., 2002] T. Saito, T. Saraya, T. Inukai, H. Majimi, T. Nangumo, dan T. Hiramoto, "Suppression of Short Channel Effect in Triangular Parallel Wire Channel MOSFETs", IEICE Transactions on Electronics, Vol. E85-C (5) (2002), hh. 1073-1080.
- [Schmidt, dkk. 2006] V. Schmidt, H. Riel, S. Senz, S. Karg, W. Riess, dan U. Gösele, "Realization of a Silicon Nanowire Vertical Surround-Gate Field-Effect Transistor", Small, Vol. 2(1) (2006), hh. 85-88.
- [Schulz, 1999] M. Schulz, "The End of the Road for Silicon?", Nature, Vol. 399 (1999), hh. 729-730.
- [Service, 2009] R. F. Service, "Is Silicon's Reign Nearing Its End?", Science, Vol. 323 (2009), hh. 1000-1002.
- [Takahashi, dkk., 2010] T. Takahashi, K. Takei, E. Adabi, Z. Fan, A. M. Niknejad, dan A. Javey, "Parallel Array InAs Nanowire Transistors for Mechanically Bendable Ultrahigh Frequency Electronics", ACS Nano, Vol. 4 (2010), hh. 5855-5860.
- [Taur, dkk., 1997] Y. Taur, D. A. Buchanan, W. Chen, D. J. Frank, K. E. Ismail, S.-H. Lo, G. A. Sai-Halasz, R. G. Viswanathan, H. C. Wann, S. J. Wind, dan H.-S. P. Wong, "CMOS Scaling into the Nanometer Regime", Proceedings of IEEE, Vol. 85 (1997), hh. 486-504.
- [Timp, dkk., 1999] G. Timp, J. Bude, K. K. Bourdelle, J. Gorno, A. Ghetti, H. Gossmann, M. Green, G. Forsyth, Y. Kim, R. Kleiman, F. Klemens, A. Kornblit, C. Lochstampfor, W. Mansfield, S. Moccio, T. Sorsch, D. M. Tennant, D.M., W. Timp, dan R. Tung, "The Ballistic Nano-Transistor", IEEE International Electron Devices Meeting Technical Digest (IEDM) (Washington, DC, Desember 5-8, 1999), hh. 55-58.
- [Uni Kiel, 2011] http://www.tf.uni-kiel.de/matlis/amat/semitech_en/kap_1/backbone/r1_2_1.html (Situs diakses 6 Mei 2011).

- [Varaharamyan & Verret, 1996] K. Varaharamyan dan E. J. Verret, "A Model for Specific Contact Resistance Application for Titanium Silicide-Silicon Contact", Solid State Electronics, Vol. 39 (1996), hh. 1601–1607.
- [Vishay, 2004] Vishay Siliconix, (2004) "TP0610L/T, VP0610L/T, BS250 P-Channel 60-V (D-S) MOSFET Data Sheet".
- [Weinberg, 1982] Z. A. Weinberg, "On Tunneling in Metal-Oxide-Silicon Structures", Journal of Applied Physics, Vol. 53 (1982), hh. 5052-5056.
- [Wilk, dkk., 2001] G. D. Wilk, R. M. Wallace, and J. M. Anthony, "High-k Gate Dielectrics: Current Status and Materials Properties Considerations", Journal of Applied Physics, Vol. 89 (2001), hh. 5243-5275.
- [Wind, dkk., 1996] S. J. Wind, D. J. Frank, dan H.-S. Wong, "Scaling Silicon MOS Devices to Their Limits", Microelectronic Engineering, Vol. 32 (1996), hh. 271–282.
- [Wong, dkk., 1999] H.-S. P. Wong, D. J. Frank, P. M. Solomon, C. H. J. Wann, dan J. J. Welser, "Nanoscale CMOS", Proceedings of IEEE, Vol. 87 (1999), hh. 537–570.
- [Won-Top, 2002] Won-Top Electronics, "1N4001-1N4007 1.0 A Silicon Rectifiers Datasheet", (2002).
- [Wu, dkk., 2004] Y. Wu, Y. Cui, L. Huynh, C. J. Barrelet, D. C. Bell, dan C. M. Lieber, "Controlled Growth and Structures of Molecular-scale Silicon Nanowires", Nano Letters, Vol. 4 (2004), hh. 433–436.
- [Wu, dkk., 2008] X. Wu, J. S. Kulkarni, G. Collins, N. Petkov, D. Almecija, J. J. Boland, D. Erts, dan J. D. Holmes, "Synthesis and Electrical and Mechanical Properties of Silicon and Germanium Nanowires", Chemistry of Materials, Vol. 20 (2008), hh. 5954–5967.
- [Xiang, dkk., 2006] J. Xiang, W. Lu, Y. Hu, Y. Wu, H. Yan, dan C. M. Lieber, "Ge/Si Nanowire Heterostructures as High-performance Field-effect Transistors", Nature, Vol. 441(7092) (2006), hh. 489–493.
- [Yu, dkk., 1997] B. Yu, C. H. J. Wann, E. D. Nowak, K. Noda, dan C. Hu, "Short-Channel Effect Improved by Lateral Channel Engineering in Deep Submicrometer MOSFETs", IEEE Transactions on Electron Devices, Vol. 44 (1997), hh. 627–634.
- [Yu, dkk., 2002] B. Yu, L. Chang, S. Ahmed, H. Wang, S. Bell, C. Y. Yang, C. Tabery, C. Ho, Q. Xiang, T. J. King, J. Bokor, C. Hu, M. R. Lin, dan D. Kyser, "FinFET Scaling to 10 nm Gate Length", di IEDM Technical Digests, hh. 251–254, 2002.
- [Yu, dkk., 2010] J-W. Yu, Y-R. Wu, J-J. Huang, dan L-H. Peng, "75GHz Ga₂O₃/GaN Single Nanowire Metal-Oxide-Semiconductor Field-effect Transistors", di Compound Semiconductor Integrated Circuit Symposium (CSICS), (Monterey, 3-6 Oktober 2010), hh. 1-4, 2010.

CURRICULUM VITAE



Nama : **KHAIRURRIJAL**
Tempat, tgl lahir : Pekanbaru, 16 Februari 1965
Alamat Kantor : Gedung Fisika, FMIPA ITB
Jl. Ganesa 10, Bandung 40132
Pekerjaan : Staf Pengajar FMIPA ITB
Bidang Keahlian : Fisika Material & Instrumentasi

Nama Istri : Neti Setiawati
Nama Anak :
1. Ahmad Solihurrijal
2. Muhammad Irfan
3. Taufiqur Rohman

1. RIWAYAT PENDIDIKAN:

- Sarjana Fisika, ITB, Bandung, 1989
- Magister Fisika, ITB, Bandung, 1993
- Doctor of Engineering, Hiroshima Univ., Jepang, 2000

2. RIWAYAT KEPANGKATAN

- Calon Penata Muda/ III/a, tmt 1 Maret 1991
- Penata Muda/ III/a, tmt 1 Desember 1992
- Penata Muda Tk. I/ III/b, tmt 1 Oktober 1995
- Penata/ III/c, tmt 1 April 2003
- Penata Tk. I/ III/d, tmt 1 Oktober 2006
- Pembina/ IV/a, tmt 1 Oktober 2008

- Pembina Tk.I/ IV/b, tmt 1 Oktober 2010

3. RIWAYAT JABATAN FUNGSIONAL

- Asisten Ahli Madya, tmt 1 Desember 1993
- Asisten Ahli, tmt 1 Mei 1995
- Lektor, tmt 1 Desember 2001
- Lektor Kepala, tmt 1 Nopember 2005
- Guru Besar, tmt 1 Juli 2010

4. RIWAYAT PENUGASAN DI ITB

- 1991 - sekarang Staf Pengajar FMIPA ITB,
- 2001 – 2002 Wakil Kepala Lab. Elektronika dan Instrumentasi, Departemen Fisika, FMIPA ITB,
- 2002 – 2004 Kepala Lab. Elektronika dan Instrumentasi, Departemen Fisika, FMIPA ITB,
- 2004 - 2005 Sekretaris Departemen Fisika, FMIPA ITB,
- 2006 - 2010 Manajer Program Pengabdian kepada Masyarakat, FMIPA ITB,
- 2008 – 2010 Ketua Kelompok Keahlian Fisika Material Elektronik, FMIPA ITB,
- 2009 Anggota Komisi Pengabdian kepada Masyarakat ITB,
- Febr.-Okt. 2010 Sekretaris Senat FMIPA ITB,
- Mar.-Des. 2010 Anggota Senat Akademik ITB,
- Jan. 2011 – skrg Sekretaris Pengabdian kepada Masyarakat, LPPM ITB,

5. PENGHARGAAN

- Satyalancana Karya Satya 10 tahun Presiden RI, 2007

6. AFILIASI PROFESI

- Himpunan Riset Material Indonesia, Pengurus, 2008 – sekarang
- Himpunan Fisika & Fisika Terapan Indonesia, Ketua, 2010 – sekarang
- Institute of Electronics and Electrical Engineers (IEEE), Electron Device Society, Instrumentation & Measurement Society, and Education Society, Anggota, 1995 – sekarang
- American Physical Society, (APS) Anggota, 2007 – sekarang
- American Chemical Society (ACS), Anggota, 2008 – sekarang
- American Association for the Advancement of Science (AAAS), Anggota, 2007 - sekarang

7. PEMBIMBINGAN MAHASISWA

- Ada 90 lulusan yang telah dibimbing dengan komposisi 54 sarjana, 28 magister, dan 8 doktor.
- Yang tengah dalam bimbingan ada 30 mahasiswa, terdiri dari 10 mahasiswa S1, 8 mahasiswa S2, dan 12 mahasiswa S3.

8. HIBAH PENELITIAN

- 1) Principal Investigator, Hibah Doktor Unggulan (Outstanding Doctoral Fellowship) Research Grant, Research on Supercapacitors Based on Nanoporous Carbon of Coconut Shell, (Investigator: M. Abdullah, F. Iskandar, M. Rosi), 2010-2012.

- 2) Principal Investigator, Hibah Riset & Inovasi KK ITB Research Grant, Research on Development of an Instrument for Characterizing Ferroelectric Materials, (Investigator: M. Abdullah, I. W. Fathona), 2011.
- 3) Principal Investigator, Hibah Asahi Glass Foundation Research Grant, Research on Modeling of High Speed MOS Capacitors with High-K Dielectrics, (Investigator: M. Abdullah, F. A. Noor), 2011.
- 4) Investigator, Hibah Riset & Inovasi KK ITB Research Grant, Research on Development of Reusable Water Filter Using Nanoparticle TiO₂, (Principal Investigator: M. Abdullah), 2011.
- 5) Investigator, Hibah Pascasarjana Research Grant, Research on Fabrication of BCNO Phosphor Material for Application of White LED, (Principal Investigator: M. Abdullah), 2011.
- 6) Principal Investigator, Hibah Riset KK ITB Research Grant, Research on Supercapacitors Based on Nanoporous Carbon of Coconut Shell, (Investigator: M. Abdullah, M. Rosi), 2010.
- 7) Investigator, Hibah Program Pengabdian kepada Masyarakat Research Grant, Peningkatan Daya Saing Industri Keramik Lokal, (Principal Investigator: M. Abdullah), 2010.
- 8) Investigator, Insentif Buku Teks DP2M, Karakterisasi Nanomaterial: Teori, Penerapan, dan Pengolahan Data, ISBN: 978-602-97181-0-2, Penerbit: CV Rezeki Putera, Bandung, (Principal Investigator: M. Abdullah), 2010.
- 9) Investigator, Asahi Glass Research Grant, Development of Solar Cell using Wide Absorption Band Nanoparticles, (Principal Investigator: M. Abdullah), 2010.
- 10) Investigator, Hibah Riset Strategis Nasional ITB Research Grant, Research on Deveopment of Wide Area Solar Cell Using Spray Method of Wide Absorption Spectra Titanium Dioxide as Active Material, (Principal Investigator: M. Abdullah), 2010.
- 11) Investigator, Hibah Insentif Kemenristek Research Grant, Research on Synthesis and Characterization of Environmental Friendly Piezoelectrics (BNT-BT) as Materials for Ultrasonic Transducers in Medical Diagnostics, (Principal Investigator: S. Ahda), 2010.
- 12) Principal Investigator, Hibah Fundamental Research Grant, Research on Simulation of Fabrication of Nanofibers Using Electrospinning Technique, (Investigator: M. Abdullah, S. Saehana), 2009-2010.
- 13) Principal Investigator, Hibah Kompetitif Penelitian Kerjasama Internasional dalam Rangka Publikasi Internasional Research Grant, Research on Simulation of Fabrication of Nanofibers Using Electrospinning Technique, (Investigator: M. Abdullah, A. Y. Nuryantini, F. Iskandar, K. Okuyama), 2009.
- 14) Investigator, Riset KK ITB Research Grant, Research on Development of Spray Pyrolysis/Spray Drying Reactor and Synthesis of High Specific Surface Area Cu/ZnO/Al₂O₃ Particles for Conversion of Methanol into Hydrogen, (Principal Investigator: M. Abdullah), 2009.
- 15) Visiting Researcher, Department of Chemical Engineering, Hiroshima University, Japan, Research on Synthesis of Luminescence Nanoparticles (Host: Prof. K. Okuyama), 19-24 December 2008.
- 16) Visiting Researcher, Department of Semiconductor Electronics, Hiroshima University, Japan, Research on High-K Dielectric Stacks

- for Nanoscale-sized Metal-Oxide-Semiconductor Field-Effect Transistors (MOSFETs) (Host: Prof. S. Miyazaki), 14-19 December 2008.
- 17) Visiting Researcher, Department of Chemical Engineering, Hiroshima University, Japan, Research on Electrospinning for Production of Quality Nanofibers (Host: Prof. K. Okuyama), May-June 2008.
 - 18) Investigator, Program Hibah Kompetensi Research Grant, Research on Development of Nanomaterials-Based Ceramics to Improve Competitiveness of Domestic Ceramic Industries, (Principal Investigator: M. Abdullah), 2008-2010.
 - 19) Investigator, Riset Unggulan KK ITB Research Grant, Development of Ultrasonic Steam Reformed for Conversion of Methanol into Hydrogen for Direct Methanol Fuel Cell (DMFC), (Principal Investigator: M. Abdullah), 2008.
 - 20) Principal Investigator, Program Insentif Kementrian Negara Riset dan Teknologi Research Grant, Research on Nanocarbon for Super Capacitor, (Investigator: M. Abdullah, S. Mustafa, S. Purwanto), 2007-2008.
 - 21) Investigator, Riset Unggulan KK ITB Research Grant, Research on Synthesis and Characterization of Nano-catalyst for Conversion of Methanol into Hydrogen for Direct Methanol Fuel Cell (DMFC), (Principal Investigator: M. Abdullah), 2007.
 - 22) Principal Investigator, Hibah Bersaing XIV Research Grant, Research on Nd-CeO₂ Thin Films as New Electrolytes for High Efficiency Solid Oxide Fuel Cell (SOFC), (Investigator: B. Ariwahjoedi), 2006-2007.
 - 23) Investigator, Program Hibah Kompetisi (PHK) B Research Grant,

- Research on Design and Simulation of Hetero-Nanocrystal Floating Gate Memory Consisting of Silicon Quantum Dot with Germanium Core, (Principal Investigator: Y. Darma), 2006.
- 24) Investigator, Hibah Pekerti Univ. Lambung Mangkurat-ITB Research Grant, Research on Synthesis and Characterization of Metal-Oxide Compounds with Aurivillius Structures Homolog Series of Type (Bi₂O₂)²⁺(A(n-1)BnO₃₊₃)²⁻ (A¹⁺: Li, Na, K) and (A²⁺: Ca, Sr, Ba) and Ferroelectric Measurement, (Principal Investigator: E. Mikrianto and Ismunandar), 2006-2007.
 - 25) Principal Investigator, Community-Supported Research Grant, Research on I-V Meter for Characterizing Metal-Oxide-Semiconductor Devices, (Investigator: M. Abdullah, M. M. Munir, and A. Suhendi), 2005-2006.
 - 26) Investigator, Hibah Pekerti Univ. Negeri Padang-ITB Research Grant, Reseach on BST and SBT Ferroelectric Thin Films Deposition Using CSD Technique and Their Characterization, (Principal Investigator: Y. Darvina and D. Kurnia), 2005.
 - 27) Investigator, Hibah Pekerti Univ. Haluoleo-ITB Research Grant, Research on Aurivillius, (Principal Investigator: D. Ismail and Ismunandar), 2005.
 - 28) Investigator, Osaka Gas Foundation of International Cultural Exchange Research Grant, Research on Synthesis of Luminescent Nanoparticles Emitting Ultraviolet Light for Decomposing Organic Pollutants in Water/Air (Principal Investigator: M. Abdullah), 2005-2006.
 - 29) Investigator, Department of Physics' B Competitive Grant Program (PHK B) Teaching Grant, Research Based Learning (RBL) in

- Advanced Electronics Courses (Investigator: M. Djamal), 2005.
- 30) Investigator, Riset Unggulan Terpadu (RUT) IX Research Grant, Research on Design and Fabrication of Magnetic Sensors Based on Giant Magnetoresistance (GMR) (Principal Investigator: M. Djamal), 2002-2004.
- 31) Principal Investigator, Indonesia Toray Science Foundation (ITSF) Research Grant, Research on Electrical Properties of CeO_2 for MOS Capacitors (Investigator: M. Budiman), 2002-2003.
- 32) Principal Investigator, Department of Physics' QUE Teaching Grant, Creating Multimedia for Teaching Electronics Course (Investigator: W. Srigutomo, Z. Su'ud), 2003.
- 33) Principal Investigator, Department of Physics' QUE Project Grant, Research on Radio Telemetry-Internet for Supporting Physics Experiment Course (Investigator: M. Budiman), 2002.
- 34) Principal Investigator, TPB's DUE-like Teaching Grant, Creating Multimedia for Teaching Electromagnetics (Investigator: A. Purqon), 2002.
- 35) Research Scientist, Core Research for Evolutional Science and Technology (CREST) Program, Japan Science and Technology (JST) Agency, Japan, Research on Advanced MOS Devices with Nanometer-Thick Oxides (Research Director: Prof. M. Hirose), 1998-2001.

9. PUBLIKASI

Ada 261 makalah yang telah dipublikasikan, terdiri dari:

- 32 makalah di jurnal dan buku internasional,

- 80 makalah di jurnal nasional,
- 81 makalah di prosiding internasional,
- 68 makalah di prosiding nasional.

Yang diberikan berikut ini hanya makalah di jurnal dan buku internasional.

Material & Devais Elektronik

1. Masturi, M. Abdullah, and **Khairurrijal**, "High Compressive Strength of Home Waste and Polyvinyl Acetate Composites Containing Silica Nanoparticle Filler", **Journal of Materials Cycles and Waste Management** (accepted, 2011).
2. F. A. Noor, M. Abdullah, Sukirno, and **Khairurrijal**, "Comparison of Electron Transmittances and Tunneling Currents in an Anisotropic $\text{TiN}_x/\text{HfO}_2/\text{SiO}_2/p\text{-Si}(100)$ Metal-Oxide-Semiconductor (MOS) Capacitor Calculated Using Exponential- and Airy-Wavefunction Approaches and a Transfer Matrix Method", **Journal of Semiconductors**, Vol. 31, No. 12 (Dec 2010), pp. 124002-1 – 124002-5.
3. F. A. Noor, M. Abdullah, Sukirno, and **Khairurrijal**, "Analysis of Electron Direct Tunneling Current through Very-Thin Gate Oxides in MOS Capacitors with the Parallel-Perpendicular Kinetic Energy Components and Anisotropic Masses", **Brazilian Journal of Physics**, Vol. 40, No. 4 (Dec 2010), pp. 404 – 407.
4. F. A. Noor, M. Abdullah, Sukirno, **Khairurrijal**, A. Ohta, and S. Miyazaki, "Electron and Hole Components of Tunneling Currents through an Interfacial Oxide-High-k Gate Stack in Metal-Oxide-Semiconductor Capacitors", **Journal of Applied Physics**, Vol. 108, No. 9 (Nov 2010), pp. 093711-1 – 093711-5.

5. M. Abdullah, **Khairurrijal**, B. W. Nuryadin, and E. Sustini, "Synthesis of Oxide Particles using a Polymer-Assisted Spray Pyrolysis Reactor, and a Percolation Explanation of Particle Separation", **International Journal of Chemical Reactor Engineering**, Vol. 8 (2010), pp. A96.
6. Priatama, M. Abdullah, **Khairurrijal**, and H. Mahfudz, "Fabrication of Microporous Water Filter Using Titanium Dioxide Particles, Silica Particles, and Polyethylene Glycol", **ITB Journal of Engineering Science**, Vol. 42, No. 1 (May 2010), pp. 39-52.
7. M. Abdullah, **Khairurrijal**, F. A. Noor, A. R. Marully, and M. Sanny, "Design of Steam Reforming Reactor for Converting Methanol into Hydrogen Using an Ultrasonic Nebulizer as Liquid Feeder and Polymer Liquid Processed CuO/ZnO/Al₂O₃ Particles as Catalyst", **Journal of Sustainable Energy and Environment**, Vol. 1 (Jan-Mar 2010), No. 1, pp. 11-15.
8. **Khairurrijal**, F. A. Noor, M. Abdullah, Sukirno, and S. Miyazaki, "Theoretical Study on Leakage Current in MOS with High-K Dielectric Stack: Effects of In-plane-Longitudinal Kinetic Energy Coupling and Anisotropic Masses", **Transactions of the Materials Research Society of Japan**, Vol. 34 (June 2009), pp. 291-295.
9. Astuti, M. Abdullah, and **Khairurrijal**, "Synthesis of Luminescent Ink from Europium-Doped Y₂O₃ Dispersed in Polyvinyl Alcohol Solution", **Advances in OptoElectronics**, Vol. 2009 (June 2009), Article ID 918351, pp. 1-8.
10. L. Hasanah, M. Abdullah, Sukirno, T. Winata, and **Khairurrijal**, "Model of Tunneling Current in an Anisotropic Si/Si1-xGex/Si Heterostructure with Nanometer-thick Barrier Including Effect of Parallel-Perpendicular Kinetic Energy Coupling", **Semiconductor Science and Technology**, Vol. 23, No. 12 (December 2008), pp. 125024-1-125024-6.
11. M. Abdullah, **Khairurrijal**, A. Waris, W. Sutrisno, I. Nurhasanah, and A. S. Vioktalamo, "An Ultraviolet Phosphor from Submicrometer-sized Particles of Gadolinium-doped Yttrium Oxide Prepared by a Polymer Heating Process", **Powder Technology**, Vol. 183, No. 2 (April 2008), pp. 297-303.
12. Maulana, Z. Su'ud, K.D. Hermawan, and **Khairurrijal**, Simulation Study of Steels Corrosion Phenomenon in Liquid Lead-Bismuth Cooled Reactors Using Molecular Dynamics Methods, **Progress in Nuclear Energy**, Vol. 50, Nos. 2-6 (March-August 2008), pp. 616-620.
13. Rosyidah, D. Onggo, **Khairurrijal**, and Ismunandar, "Atomic Simulations of Aurivillius Oxides: Bi₃TiNbO₉, Bi₄Ti₃O₁₂, BaBi₄Ti₄O₁₅ and Ba₂Bi₄Ti₅O₁₈ Doped with Pb, Al, Ga, In, Ta", **Journal of Chinese Chemical Society**, Vol. 55, No. 1 (January 2008), pp. 115-120.
14. M. Abdullah, **Khairurrijal**, F. Iskandar, and K. Okuyama, "Chapter 9. Semiconductor Nanoparticle-Polymer Nanocomposites", in **Nanocrystalline Materials: Their Synthesis-Structure-Property Relationships**, S.C. Tjong (Ed.), Elsevier Science (June 2006), pp. 275-310.
15. **Khairurrijal**, F. A. Noor, and Sukirno, "Electron Direct Tunneling Time in Heterostructures with Nanometer-Thick Trapezoidal Barriers", **Solid State Electronics**, Vol. 49, No. 6 (June 2005), pp. 923-927.
16. **Khairurrijal**, W. Mizubayashi, S. Miyazaki, and M. Hirose, "Unified Analytic Model of Direct and Fowler-Nordheim Tunnel Currents

- through Ultrathin Gate Oxides”, **Applied Physics Letters**, Vol. 77 No. 23 (6 December 2000), pp. 3580-3582.
17. M. Hirose, W. Mizubayashi, **Khairurrijal**, M. Ikeda, H. Murakami, A. Kohno, K. Shibahara, and S. Miyazaki, “Ultrathin Gate Dielectrics for Silicon Nanodevices”, **Superlattices and Microstructures**, Vol. 27 No. 5/6 (May/June 2000), pp. 383-393.
18. **Khairurrijal**, W. Mizubayashi, S. Miyazaki, M. Hirose, “Analytic Model of Direct Tunnel Current through Ultrathin Gate Oxides”, **Journal of Applied Physics**, Vol. 87 No. 6 (15 March 2000), pp. 3000-3005.
19. **Khairurrijal**, S. Miyazaki, and M. Hirose, “Electron Field Emission from a Silicon Subsurface Based on a Generalized Airy Function Approach”, **Journal of Vacuum Science and Technology B**, Vol. 17 No. 2 (March/April 1999), pp. 306-310.
20. **Khairurrijal**, S. Miyazaki, and M. Hirose, “Calculation of Subband States in a Metal-Oxide-Semiconductor Inversion Layer with a Realistic Potential Profile”, **Japanese Journal of Applied Physics Part 1**, Vol. 38 No. 3A (March 1999), pp. 1352-1355.
21. **Khairurrijal**, S. Miyazaki, S. Takagi, and M. Hirose, “Analytical Modeling of Metal-Oxide-Semiconductor Inversion-Layer Capacitance”, **Japanese Journal of Applied Physics Part 2**, Vol. 38 No. 1A/B (15 January 1999), pp. L30-L32.
22. **Khairurrijal**, S. Miyazaki, and M. Hirose, “Quasibound States of Electric Field-Induced Quantum Wells in Silicon Subsurfaces”, **Japanese Journal of Applied Physics Part 2**, Vol. 36 No. 11B (15 November 1997), pp. L1541-L1544.
23. M. Barmawi and **Khairurrijal**, “Microwave Plasma Chemical Vapor Deposition: A Model for the Production of Thin Carbon Film, with Possible Extension to Silicon”, in *Chemistry and Technology of Silicon and Tin*, V. G. Kumar Das, Ng Seik Weng, and Marcel Gielen (eds.), Oxford, Oxford University Press, 1992, pp. 405-410.
- ### **Elektronika & Instrumentasi**
24. M. Djamal, Ramli, Yulkifli, Suprijadi, and **Khairurrijal**, “Biosensor Based on Giant Magnetoresistance Material”, **International Journal of E-Health and Medical Communications**, Vol. 1 (2010), pp. 1-17.
25. M. M. Munir, F. Iskandar, **Khairurrijal**, and K. Okuyama, “High Performance Electrospinning System for Fabricating Highly Uniform Polymer Nanofibers”, **Review of Scientific Instruments**, Vol. 80 (2009), pp. 026106-1-026106-3.
26. M. M. Munir, F. Iskandar, **Khairurrijal**, and K. Okuyama, “A Constant-Current Electrospinning System for Production of High Quality Nanofibers”, **Review of Scientific Instruments**, Vol. 79 (2008), pp. 093904-1-093904-4.
27. **Khairurrijal**, M. Abdullah, A. Suhendi, M. M. Munir, and A. Surachman, “A Simple Microcontroller-Based Current Electrometer Made from LOG112 and C8051F006 for Measuring Current in Metal-Oxide-Semiconductor Devices”, **Measurement Science and Technology**, Vol. 18 (2007), pp. 3019-3024.
- ### **Pendidikan**
28. S. N. Khotimah, S. Viridi, Widayani, and **Khairurrijal**, “The Dependence of Spring Constant in the Linear Range on Spring Parameters”, **Physics Education** (accepted, 2011).

29. E. Widiatmoko, Widayani, M. Budiman, M. Abdullah, and **Khairurrijal**, "A Simple Spectrophotometer Using Common Materials and a Digital Camera", **Physics Education**, Vol. 46, No. 3 (May 2011), pp. 332-339.
30. **Khairurrijal**, M. Abdullah, and M. Budiman, "Home-Made PIC 16F877 Microcontroller-Based Temperature Control System for Learning Automatic Control", **Computer Applications in Engineering Education**, Vol. 19, No. 1 (March 2011), pp. 10-17.
31. **Khairurrijal**, M. Miftahul Munir, A. Suhendi, H. Thaha, and M. Budiman, "An AT89S52 Microcontroller-Based Single Board Computer for Teaching an Instrumentation System Course", **Computer Applications in Engineering Education**, Vol. 15, No. 2 (June 2007), pp. 166-173.
32. **Khairurrijal**, M. Abdullah, M. M. Munir, A. Surachman, and A. Suhendi, "Low Cost and User-friendly Electronic Components Characterization System for Undergraduate Students", **WSEAS Transactions on Advances in Engineering Education**, Vol. 3, No. 11 (November 2006), pp. 971-976.
- 10. BUKU & CATATAN KULIAH**
1. **Khairurrijal**, M. Abdullah, W. Srigutomo, S. Viridi, Novitrian (Eds.), "American Institute of Physics Conference Proceedings Volume 1325 (2010)", New York, American Institute of Physics, 2010, ISBN 978-0-7354-0880-7.
 2. M. Abdullah and **Khairurrijal** (Eds.), "American Institute of Physics Conference Proceedings Volume 1284 (2010)", New York, American Institute of Physics, 2010, ISBN 978-0-7354-0838-8.
 3. M. Abdullah dan **Khairurrijal**, "Karakterisasi Nanomaterial: Teori, Penerapan, dan Pengolahan Data", ISBN 978-602-97181-0-2 (Bandung, Rezeki Putra, Juni 2010).
 4. **Khairurrijal** dan M. Abdullah, (Eds.), "Membangun Kemampuan Riset Nanomaterial di Indonesia", ISBN 978-602-95196-0-0 (Bandung, Rezeki Putra, Maret 2009).
 5. Petunjuk Praktikum "Sistem Telemetri Radio" untuk Praktikum di Lab. Fisika Lanjut, Program Studi Fisika FMIPA ITB.
 6. Diktat "Matakuliah FI3171 Elektronika Lanjut".
 7. Diktat "Matakuliah FI3001 Scientific Communication".
 8. Diktat "Matakuliah FI4132 Komputasi Material dan Devais Kuantum".
 9. Diktat "Belajar Mudah Mikrokontroler dengan Mikrotrainer PIC16F877" untuk Praktikum Mikrokontroler PIC16F877 di Lab. Elektronika & Instrumentasi, Program Studi Fisika FMIPA ITB.
 10. Diktat "Pemrograman Mikrokontroler 8051 Menggunakan MCS-51 Microtrainer" untuk Praktikum Mikrokontroler 8051 di Lab. Elektronika & Instrumentasi, Program Studi Fisika FMIPA ITB.
 11. Diktat "Pembelajaran Sistem Kontrol Automatik dengan Menggunakan Matlab" untuk Praktikum Kontrol di Lab. Elektronika & Instrumentasi, Program Studi Fisika FMIPA ITB.
 12. M. Abdullah, U. Fauzi, **Khairurrijal**, A. R. Wulan, dan S. Suhandono, Kreatif dengan IPA Terpadu: Asyiknya Bereksperimen, Bina Sarana Pustaka, 2008.
 13. U. Fauzi, A. R. Wulan, S. Suhandono, M. Abdullah, **Khairurrijal**, I. Mutaqien, dan U. M. Siregar, Kreatif dengan IPA Terpadu: Tata Surya yang Dahsyat, Bina Sarana Pustaka, 2008.

14. U. Fauzi, A. R. Wulan, S. Suhandono, M. Abdullah, **Khairurrijal, I.**
Mutaqien, dan U. M. Siregar, Kreatif dengan IPA Terpadu: Dunia
Digital dan Mikroskopik, Bina Sarana Pustaka, 2008.
15. U. Fauzi, A. R. Wulan, S. Suhandono, M. Abdullah, **Khairurrijal, I.**
Mutaqien, dan U. M. Siregar, Kreatif dengan IPA Terpadu:
Mengungkap Gerak dan Penyebabnya, Ricardo, 2008.
16. U. Fauzi, A. R. Wulan, S. Suhandono, M. Abdullah, **Khairurrijal, I.**
Mutaqien, dan U. M. Siregar, Kreatif dengan IPA Terpadu: Misteri
Cahaya, Ricardo, 2008.
17. U. Fauzi, A. R. Wulan, S. Suhandono, M. Abdullah, **Khairurrijal, I.**
Mutaqien, dan U. M. Siregar, Kreatif dengan IPA Terpadu: Keajaiban
Bunyi, Ricardo, 2008.
18. U. Fauzi, A. R. Wulan, S. Suhandono, M. Abdullah, **Khairurrijal, I.**
Mutaqien, dan U. M. Siregar, Kreatif dengan IPA Terpadu: Mengapa
Kita Memerlukan Energi, Ricardo, 2008.
19. U. Fauzi, A. R. Wulan, S. Suhandono, M. Abdullah, **Khairurrijal, I.**
Mutaqien, dan U. M. Siregar, Kreatif dengan IPA Terpadu: Air yang
Menakjubkan, Ricardo, 2008.
20. U. Fauzi, A. R. Wulan, S. Suhandono, M. Abdullah, **Khairurrijal, I.**
Mutaqien, dan U. M. Siregar, Kreatif dengan IPA Terpadu: Rahasia
Listrik dan Fenomena Ajaib Magnet, Ricardo, 2008.
21. U. Fauzi, A. R. Wulan, S. Suhandono, M. Abdullah, **Khairurrijal, I.**
Mutaqien, dan U. M. Siregar, Kreatif dengan IPA Terpadu: Bumi
yang Mengagumkan, Ricardo, 2008.